

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Jun Koyama Art Unit : Unknown
Serial No. : New Application Examiner : Unknown
Filed : December 10, 2003
Title : DISPLAY DEVICE AND DRIVING METHOD THEREOF

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

TRANSMITTAL OF PRIORITY DOCUMENT UNDER 35 USC §119

Applicant hereby confirms his claim of priority under 35 USC §119 from the following application:

Japan Application No. 2002-366522 filed December 18, 2002

A certified copy of the application from which priority is claimed is submitted herewith.

Please apply any charges or credits to Deposit Account No. 06-1050.

Respectfully submitted,

Date: December 10, 2003



John F. Hayden
Reg. No. 37,640

Customer No. 26171
Fish & Richardson P.C.
1425 K Street, N.W., 11th Floor
Washington, DC 20005-3500
Telephone: (202) 783-5070
Facsimile: (202) 783-2331

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 1 2 月 1 8 日
Date of Application:

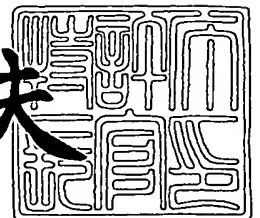
出 願 番 号 特 願 2 0 0 2 - 3 6 6 5 2 2
Application Number:
[ST. 10/C]: [J P 2 0 0 2 - 3 6 6 5 2 2]

出 願 人 株式会社半導体エネルギー研究所
Applicant(s):

2 0 0 3 年 1 0 月 2 8 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 0 8 8 9 6 5

【書類名】 特許願

【整理番号】 P006808

【提出日】 平成14年12月18日

【あて先】 特許庁長官 太田 信一郎 殿

【発明者】

 【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

 【氏名】 小山 潤

【特許出願人】

 【識別番号】 000153878

 【氏名又は名称】 株式会社半導体エネルギー研究所

 【代表者】 山崎 舜平

【手数料の表示】

 【予納台帳番号】 002543

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 発光装置およびその駆動方法

【特許請求の範囲】

【請求項 1】

基板上にスイッチング素子および発光素子よりなる画素をマトリクス状に配置した発光装置において、

1 列の画素列に対し、複数のソース信号線が配置され、

1 行の画素列に対し、1 本のゲート信号線が配置され、

前記スイッチング素子は入力端子、出力端子、制御端子を有し、前記入力端子は前記複数のソース信号線のいずれかに電氣的に接続され、前記出力端子は前記発光素子に電氣的に接続され、前記制御端子は前記ゲート信号線に電氣的に接続されることを特徴とした発光装置。

【請求項 2】

請求項 1 において、スイッチング素子は薄膜トランジスタで構成されていることを特徴とした発光装置。

【請求項 3】

請求項 2 において、スイッチング素子は複数の薄膜トランジスタで構成されていることを特徴とした発光装置。

【請求項 4】

基板上にスイッチング素子および発光素子よりなる画素をマトリクス状に配置した発光装置において、

1 列の画素列に対し、複数のソース信号線が配置され、

1 行の画素列に対し、1 本のゲート信号線が配置され、

前記スイッチング素子は入力端子、出力端子、制御端子を有し、前記入力端子は前記複数のソース信号線のいずれかに電氣的に接続され、前記出力端子は前記発光素子に電氣的に接続され、前記制御端子は前記ゲート信号線に電氣的に接続され、

複数のソース信号線駆動回路を有し、それぞれのソース信号線駆動回路は各画素列の複数のソース信号線のいずれか 1 つに接続されることを特徴とした発光装

置。

【請求項 5】

請求項 4 において、前記ソース信号線駆動回路は電流出力型のソース信号線駆動回路であることを特徴とした発光装置。

【請求項 6】

請求項 4 において、前記ソース信号線駆動回路は薄膜トランジスタで構成されていることを特徴とした発光装置。

【請求項 7】

請求項 4 において、前記ソース信号線駆動回路は前記スイッチング素子と同一基板上に形成されていることを特徴とした発光装置。

【請求項 8】

請求項 4 において、前記ソース信号線駆動回路は半導体チップを実装したものであることを特徴とした発光装置。

【請求項 9】

請求項 4 において、前記ソース信号線駆動回路は前記画素部の両側に配置されていることを特徴とした発光装置。

【請求項 10】

基板上にスイッチング素子および発光素子よりなる画素をマトリクス状に配置した表示装置において、

1 列の画素列に対し、複数のソース信号線が配置され、

1 行の画素列に対し、1 本のゲート信号線が配置され、

前記スイッチング素子は入力端子、出力端子、制御端子を有し、前記入力端子は前記複数のソース信号線のいずれかに電氣的に接続され、前記出力端子は前記発光素子に電氣的に接続され、前記制御端子は前記ゲート信号線に電氣的に接続され、

前記ゲート信号線を同時に複数本駆動するゲート信号線駆動回路を有することを特徴とした発光装置。

【請求項 11】

請求項 10 において、前記ゲート信号線駆動回路は薄膜トランジスタで構成さ

れていることを特徴とした発光装置。

【請求項 12】

請求項 10 において、前記ゲート信号線駆動回路は前記スイッチング素子と同一基板上に形成されていることを特徴とした発光装置。

【請求項 13】

請求項 10 において、前記ゲート信号線駆動回路は半導体チップを実装したものであることを特徴とした発光装置。

【請求項 14】

請求項 4 乃至請求項 13 のいずれか一項において、前記ソース信号線駆動回路または前記ゲート信号線駆動回路は単一の極性のトランジスタによって構成されていることを特徴とした発光装置。

【請求項 15】

基板上にスイッチング素子および発光素子よりなる画素をマトリクス状に配置した発光装置の駆動方法において、

1 列の画素列に対し、複数のソース信号線が配置され、

1 行の画素列に対し、1 本のゲート信号線が配置され、

前記スイッチング素子は入力端子、出力端子、制御端子を有し、前記入力端子は前記複数のソース信号線のいずれかに電氣的に接続され、前記出力端子は前記発光素子に電氣的に接続され、前記制御端子は前記ゲート信号線に電氣的に接続され、

前記スイッチング素子をオンすることにより、前記ソース信号線の信号を前記発光素子に入力し、前記発光素子を駆動することを特徴とした発光装置の駆動方法。

【請求項 16】

請求項 15 において、スイッチング素子は薄膜トランジスタで構成されていることを特徴とした発光装置の駆動方法。

【請求項 17】

請求項 15 において、スイッチング素子は複数の薄膜トランジスタで構成されていることを特徴とした発光装置の駆動方法。

【請求項 18】

基板上にスイッチング素子および発光素子よりなる画素をマトリクス状に配置した表示装置の駆動方法において、

1 列の画素列に対し、複数のソース信号線が配置され、

1 行の画素列に対し、1 本のゲート信号線が配置され、

前記スイッチング素子は入力端子、出力端子、制御端子を有し、前記入力端子は前記複数のソース信号線のいずれかに電氣的に接続され、前記出力端子は前記発光素子に電氣的に接続され、前記制御端子は前記ゲート信号線に電氣的に接続され、

複数のソース信号線駆動回路を有し、それぞれのソース信号線駆動回路は各画素列の複数のソース信号線のいずれか 1 つを駆動することを特徴とした発光装置の駆動方法。

【請求項 19】

請求項 18 において、前記ソース信号線駆動回路は電流出力型のソース信号線駆動回路であることを特徴とした発光装置の駆動方法。

【請求項 20】

請求項 18 において、前記ソース信号線駆動回路は薄膜トランジスタで構成されていることを特徴とした発光装置の駆動方法。

【請求項 21】

請求項 18 において、前記ソース信号線駆動回路は前記スイッチング素子と同一基板上に形成されていることを特徴とした発光装置の駆動方法。

【請求項 22】

請求項 18 において、前記ソース信号線駆動回路は半導体チップを実装したものであることを特徴とした発光装置の駆動方法。

【請求項 23】

請求項 18 において、前記ソース信号線駆動回路は前記画素部の両側に配置されていることを特徴とした発光装置の駆動方法。

【請求項 24】

基板上にスイッチング素子および発光素子よりなる画素をマトリクス状に配置

した表示装置の駆動方法において、

1 列の画素列に対し、複数のソース信号線が配置され、

1 行の画素列に対し、1 本のゲート信号線が配置され、

前記スイッチング素子は入力端子、出力端子、制御端子を有し、前記入力端子は前記複数のソース信号線のいずれかに電氣的に接続され、前記出力端子は前記発光素子に電氣的に接続され、前記制御端子は前記ゲート信号線に電氣的に接続され、

前記ゲート信号線を駆動するゲート信号線駆動回路を有し、前記ゲート信号線駆動回路は複数のゲート信号線を同時に駆動することを特徴とした発光装置の駆動方法。

【請求項 2 5】

請求項 2 4 において、前記ゲート信号線駆動回路は薄膜トランジスタで構成されていることを特徴とした発光装置の駆動方法。

【請求項 2 6】

請求項 2 4 において、前記ゲート信号線駆動回路は前記スイッチング素子と同一基板上に形成されていることを特徴とした発光装置の駆動方法。

【請求項 2 7】

請求項 2 4 において、前記ゲート信号線駆動回路は半導体チップを実装したものであることを特徴とした発光装置の駆動方法。

【請求項 2 8】

請求項 1 8 乃至請求項 2 7 のいずれか一項において、前記ソース信号線駆動回路または前記ゲート信号線駆動回路は単一の極性のトランジスタによって構成されていることを特徴とした発光装置の駆動方法。

【請求項 2 9】

請求項 1 乃至請求項 2 8 のいずれか一項における発光装置を備える電子機器。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、発光装置に関し、特にエレクトロルミネセンス (Electro Luminesc

ence；以下、E L と略記する。）材料を発光媒体として用いた発光装置に関する。

【 0 0 0 2 】

【従来の技術】

近年、通信技術の進歩に伴って、携帯電話が普及している。今後は更に動画の伝送やより多くの情報伝達が予想される。一方、パーソナルコンピュータもその軽量化によって、モバイル対応の製品が生産されている。電子手帳に始まった P D A と呼ばれる情報端末も多数生産され普及しつつある。また、表示装置の発展により、それらの携帯情報機器のほとんどにはフラットパネルディスプレイが装備されている。

【 0 0 0 3 】

また、フラットパネルディスプレイの中でも、近年、低温ポリシリコン薄膜トランジスタ（以下薄膜トランジスタを T F T と表記する）を用いた表示装置の製品化が進められている。低温ポリシリコン T F T では画素だけでなく、画素部の周囲に信号線駆動回路を一体形成することが可能であるため、表示装置の小型化や、高精細化が可能であり、今後はさらに普及が見込まれる。低温ポリシリコン T F T を用いた表示装置では、液晶表示装置のほかに、発光素子特に有機 E L を用いた表示装置が開発されている。

【 0 0 0 4 】

一方、有機 E L を用いた表示装置としては、パッシブ駆動の発光装置が開発され、携帯電話機、カーステレオなどの表示装置として、生産されている。

【 0 0 0 5 】

図 2 に、従来のパッシブ駆動の発光装置の概略を示す。図 2 で示す発光装置はガラス等の基板 2 0 1 の中央に画素部が配置されている。画素部は、発光素子、カラム信号線、ロウ信号線が配置されている。基板 2 0 1 の上側には、カラム信号線を制御するための、カラム信号線駆動回路 2 0 2 が、基板 2 0 1 の左には、ロウ信号線を制御するための、ロウ信号線駆動回路 2 0 3 が配置されている。なお、カラム信号線駆動回路 2 0 2 およびロウ信号線駆動回路 2 0 3 は L S I チップによって構成され、F P C（Flexible Print Circuit）によって基板 2 0 1 に

接続されている（例えば、特許文献1参照。）。

【0006】

【特許文献1】

特開平9-232074号公報

【0007】

次に図2を参照して、パッシブマトリクス型発光装置の動作について説明する。まず、第1行目のロウ信号線220が選択される、ここで選択されるとはスイッチ206がGNDに接続されることである。次にカラムドライバーのスイッチ208～211がオンとなる、スイッチ208～211は片側が定電流源204～207に、反対側がカラム信号線216～219に接続されている。スイッチ208～211がオンになると、電流源204～207のから出力された電流はスイッチ208～211、カラム信号線216～219を介して、発光素子224～227に流れる。そして発光素子224～227を通過したのちロウ信号線220を介して、スイッチ212を通過してGNDに流れる。このようにして、発光素子224～227に電流が流れることによって、発光素子は発光をおこなう。また、スイッチ208～211がオンになっている時間はスイッチごとに異なり、スイッチがオンになっている時間によって表示装置は階調表示をおこなう。スイッチ208～211が全てオフになった後にロウ信号線駆動回路のスイッチ212はVCC接続になり、次にスイッチ213がGND接続になり、上記を繰り返していく。ロウ信号線駆動回路のスイッチがVCC接続になっている場合には、その行の発光素子に逆バイアス加わるので、電流が流れる事はなく、発光することはない。

【0008】

発光素子224～239の輝度、つまり発光素子224～239を流れる電流量は、カラム信号線駆動回路の定電流源204～207の電流値、およびスイッチ208～211のオンになっている時間によって制御出来る。図3に示すのはカラム信号線駆動回路の例である。まず、内蔵した定電圧源にて、一定の電圧を発生させる。定電圧源としては、公知のバンドギャップレギュレータなどがよく使用され、温度係数の小さな電源が使用される。この定電圧をオペアンプ302

、トランジスタ 303 および抵抗 304 によって、電流に変換し、温度係数が小さな定電流を作ることが可能になる。その電流をトランジスタ 305～309、抵抗 314～318 によって構成されるカレントミラー回路で反転、且つ複数に複写しスイッチ 310～313 を介してカラム信号線に供給する。

【0009】

次に、発光素子の階調表示の方式について述べる。図 2 に示したカラム信号線駆動回路において、スイッチ 208～211 のオン時間が 1 通りのみであると、この発光装置の階調は 2 通りのみである。この発光装置での階調の表現法について、図 4 を参照して説明する。

【0010】

図 4 は時間階調方式のタイミングチャートを簡単に示している。フレーム周波数を 60 Hz とし、時間階調方式によって 3 ビットの階調を得る例である。フレーム周波数が 60 Hz の場合、1 フレーム期間は 16.6 ms となる。この期間を垂直方向の画素数で割った値がほぼ 1 水平ライン期間となる。例えば垂直方向の画素数が 220 とすると、1 水平ライン期間は 75 μ s となる。上述した方式では、この水平ライン期間のうちの 90% が映像期間（映像信号が存在する期間）とすると、映像期間は 68 μ s となる。この期間を 3 ビットすなわち 8 階調で表示を行なう場合には、図 4 に示すように、階調に比例してスイッチがオンしている時間を設定すればよい。

【0011】

時間階調方式においては、以上のようにして階調表現を行う。もちろん、カラー表示の発光装置においても、同様の階調表現が可能である。

また、アクティブマトリクス駆動の発光装置としては、図 5 に示すようなものがある。図 5 のアクティブマトリクス型発光装置の画素は、スイッチ用 TFT 508～511、EL 駆動用 TFT 512～515、保持容量 516～519、EL 素子 520～523 よりなっている。以下にその動作を説明する。

【0012】

ソース信号線 503、504 より供給される、映像信号は、ゲート信号線 505 がハイになるとスイッチ用 TFT 508、510 がオンするため、保持容量 5

16、518および駆動用TFT512、514のゲートに入力される。そして、その電圧値に応じた電流を駆動用TFT512、514は電源線507からEL素子520、522に流す。ここで、駆動用TFT512、514は電圧電流変換素子としての役割を示す。ゲート信号線505がロウになると、スイッチ用TFT508、510はオフになるが、保持容量516、518には電荷が保持されているので、駆動用TFT512、514は同じ状態を保ち、EL素子520、522に電流を流し続ける。このように、アクティブマトリクスでは、画素がメモリ性を持つため、次の書き込みが行われるまで、同じ状態の発光は続けることができる。

【0013】

同様にゲート信号線506が高になるとスイッチ用TFT509、511がオンし、ソース信号線の映像信号を駆動TFT513、515のゲートおよび保持容量517、519に書きこみ、駆動TFT513、515はEL素子521、523に電流を流し、EL素子521、523は発光する。（以上の説明は、例えば、特許文献2に開示されている。）

【0014】

【特許文献2】

特開2002-108285号公報

【0015】

また、アクティブマトリクス型発光装置では図6に示すようなカレントミラー回路を使用した発光装置も開発されている。この発光装置はTFT609と610、TFT611と612、TFT613と614、TFT615と616によってカレントミラー回路を画素内部に設け、ソース信号線駆動回路601より、輝度信号を電圧でなく電流でソース信号線603、604に供給し、ゲート信号線駆動回路によって、ゲート信号線605、606が制御され、スイッチ621～628がオンすると、カレントミラー回路が動作し、ソース信号線駆動回路の出力電流に比例した電流がEL素子629～632に流れるものである。ゲート信号線駆動回路がスイッチをオフさせても、容量617～620に電荷が蓄積されていれば、TFT610、612、614、616は動作し、電流をEL素子

629～632に流し続ける（例えば、特許文献3参照。）。

【0016】

【特許文献3】

特開 2001-147659

【0017】

【発明が解決しようとする課題】

前述したような従来の有機EL発光装置には以下に示すような課題があった。まずパッシブ型有機EL発光装置には、画素数をあまり大きくできないという問題点があった。パッシブ型EL発光装置は、画素に保持機能がなく、瞬間的な発光しかできないため、発光期間は1フレーム期間をカラム線の数で割った値になり、画素数が増えると必然的にカラム線の数も増加し、発光期間は短いものになっていた。通常1フレームはフリッカの問題から16.6ms程度であり、画素が176xRGBx220の場合、1ラインの点灯時間は75 μ sとなる。これによってはこのように発光期間が短く、且つ点灯輝度が高い場合、画素の有機EL素子には大電流を流さねばならず、これは、有機EL素子の寿命を短縮させ、また、順方向電圧の上昇による消費電力の増大といった不具合をまねいていた。実用的なパッシブマトリクス of 点灯時間は250 μ s以上に設定する場合が多く、このため、パッシブ型EL表示装置では画素数を増やすことは困難であった。

【0018】

一方、図5に示すようなアクティブマトリクス型の有機EL表示装置では、画素にメモリ機能があるため、画素の有機EL素子は、1フレーム期間にわたって、点灯することが可能であり、パッシブ型のような問題は生じない。しかし、前述したアクティブ型では容量に保持した電圧を画素内部のTFTによって、電流に変換するため、その電流がTFTの特性ばらつきの影響を受ける。低温ポリシリコンTFTは線状レーザー光を用いて、結晶を作るため、そのばらつきによって、縞状にTFT特性がばらつき、それによって、縞状に輝度むらが発生するという問題点があった。

【0019】

図6に示すようなカレントミラー回路を使用した発光装置ではカレントミラー

のペア T F T 6 0 9、6 1 0 の特性がそろっていれば、前述した輝度ムラをなくすることができる。また、T F T 6 0 9、6 1 0 は T F T サイズを大きくすることによって、より特性をそろえることが可能になる。しかし、このような発光装置では画素内の T F T 面積が増大し、開口率が低下する、小さな画素には適応できないという課題があった。

【0020】

【課題を解決するための手段】

以上のような問題を解決するため、本発明者は画素を 1 つの薄膜トランジスタと、発光素子とで構成し、同時に複数の行の画素を点灯するものとする。このようにすることによって、従来の発光装置で課題であった、発光期間が短くなるという問題、画素 T F T のばらつきによる表示ムラの問題、開口率の低下の問題を解消することが可能になる。

【0021】

本発明は、基板上にスイッチング素子および発光素子よりなる画素をマトリクス状に配置した発光装置であって、1 列の画素列に対し複数のソース信号線が配置され、1 行の画素列に対し 1 本のゲート信号線が配置され、前記スイッチング素子は入力端子、出力端子、制御端子を有し、前記入力端子は前記複数のソース信号線のいずれかに電氣的に接続され、前記出力端子は前記発光素子に電氣的に接続され、前記制御端子は前記ゲート信号線に電氣的に接続されているものである。スイッチング素子は薄膜トランジスタ、または、複数の薄膜トランジスタで構成することができる。

【0022】

本発明は、基板上にスイッチング素子および発光素子よりなる画素をマトリクス状に配置した発光装置であって、1 列の画素列に対し、複数のソース信号線が配置され、1 行の画素列に対し、1 本のゲート信号線が配置され、前記スイッチング素子は入力端子、出力端子、制御端子を有し、前記入力端子は前記複数のソース信号線のいずれかに電氣的に接続され、前記出力端子は前記発光素子に電氣的に接続され、前記制御端子は前記ゲート信号線に電氣的に接続され、複数のソース信号線駆動回路を有し、それぞれのソース信号線駆動回路は各画素列の複数

のソース信号線のいずれか1つに接続されているものである。ソース信号線駆動回路は電流出力型のソース信号線駆動回路であって、また、薄膜トランジスタで形成されていても良い。このソース信号線駆動回路は前記スイッチング素子と同一基板上に形成することができる。或いは、ソース信号線駆動回路は半導体チップを実装したものであっても良い。ソース信号線駆動回路は前記画素部の両側に配置されていても良い。

【0023】

本発明は、基板上にスイッチング素子および発光素子よりなる画素をマトリクス状に配置した表示装置であって、1列の画素列に対し、複数のソース信号線が配置され、1行の画素列に対し、1本のゲート信号線が配置され、前記スイッチング素子は入力端子、出力端子、制御端子を有し、前記入力端子は前記複数のソース信号線のいずれかに電氣的に接続され、前記出力端子は前記発光素子に電氣的に接続され、前記制御端子は前記ゲート信号線に電氣的に接続され、前記ゲート信号線を同時に複数本駆動するゲート信号線駆動回路を有するものである。前記ゲート信号線駆動回路は薄膜トランジスタで構成することができる。このゲート信号線駆動回路は前記スイッチング素子と同一基板上に形成することができる。或いは、ゲート信号線駆動回路は半導体チップを実装したものであっても良い。

【0024】

上記した本発明において、前記ソース信号線駆動回路または前記ゲート信号線駆動回路は単一の極性のトランジスタによって構成することができる。

【0025】

本発明は、基板上にスイッチング素子および発光素子よりなる画素がマトリクス状に配置され、1列の画素列に対し、複数のソース信号線が配置され、1行の画素列に対し、1本のゲート信号線が配置され、前記スイッチング素子は入力端子、出力端子、制御端子を有し、前記入力端子は前記複数のソース信号線のいずれかに電氣的に接続され、前記出力端子は前記発光素子に電氣的に接続され、前記制御端子は前記ゲート信号線に電氣的に接続された発光装置において、前記スイッチング素子をオンすることにより、前記ソース信号線の信号を前記発光素子

に入力し、前記発光素子を駆動するものである。この発光装置の駆動方法において、スイッチング素子は薄膜トランジスタ、または、複数の薄膜トランジスタで構成したものを適用することができる。

【0 0 2 6】

本発明は、基板上にスイッチング素子および発光素子よりなる画素がマトリクス状に配置され、1列の画素列に対し、複数のソース信号線が配置され、1行の画素列に対し、1本のゲート信号線が配置され、前記スイッチング素子は入力端子、出力端子、制御端子を有し、前記入力端子は前記複数のソース信号線のいずれかに電氣的に接続され、前記出力端子は前記発光素子に電氣的に接続され、前記制御端子は前記ゲート信号線に電氣的に接続された発光装置において、複数のソース信号線駆動回路を有し、それぞれのソース信号線駆動回路は各画素列の複数のソース信号線のいずれか1つを駆動するものである。この発光装置の駆動方法において、前記ソース信号線駆動回路は電流出力型のソース信号線駆動回路であり、当該ソース信号線駆動回路は薄膜トランジスタで構成したものを適用することができる。また、前記ソース信号線駆動回路は前記スイッチング素子と同一基板上に形成されたものを適用することができる。或いは、前記ソース信号線駆動回路は半導体チップを実装したものを適用することができる。

【0 0 2 7】

本発明は、基板上にスイッチング素子および発光素子よりなる画素がマトリクス状に配置され、1列の画素列に対し、複数のソース信号線が配置され、1行の画素列に対し、1本のゲート信号線が配置され、前記スイッチング素子は入力端子、出力端子、制御端子を有し、前記入力端子は前記複数のソース信号線のいずれかに電氣的に接続され、前記出力端子は前記発光素子に電氣的に接続され、前記制御端子は前記ゲート信号線に電氣的に接続された発光装置において、前記ゲート信号線を駆動するゲート信号線駆動回路を有し、前記ゲート信号線駆動回路は複数のゲート信号線を同時に駆動するものである。この発光装置の駆動方法において、前記ゲート信号線駆動回路は薄膜トランジスタで構成されたものを適用することができる。また、前記スイッチング素子と同一基板上に形成されているものを適用することができる。或いは前記ゲート信号線駆動回路は半導体チップ

を実装したものであっても良い。

【0028】

【発明の実施の形態】

以下、本発明の実施形態を図面を用いて説明する。

【0029】

図1に本発明の発光装置の概略図を示す。図1において、1つの画素は1つのスイッチング素子と1つの発光素子によって構成されている。1列の画素に対して4本のソース信号線が配置され、1行の画素に対して1本のゲート信号線が配置されている。本実施形態では1列の画素に対して配置されたソース信号線は4本であるが4本には限定されない。

【0030】

ソース信号線駆動回路101に接続されたソース信号線はスイッチング素子の入力端子に接続され、発光素子の一方の電極はスイッチング素子の出力端子に接続され、ゲート信号線はスイッチング素子の制御端子に接続される。使用するソース信号線駆動回路101は図3に示したようなソース信号線に電流を出力するタイプのものであることが望ましいが限定はされない。ソース信号線駆動回路101から電流が出力され、ゲート信号線111～114がハイ（アクティブ）になると、スイッチング素子119～122、127～130がオンし、スイッチング素子を通して発光素子135～138、143～146、そして共通のカソードに電流が流れ、発光素子135～138、143～146は発光する。

【0031】

次に、ゲート信号線111～114がロウになるとスイッチング素子119～122、127～130がオフになる。続いて、ゲート信号線115～118がハイになると、スイッチング素子123～126、131～134がオンし、発光素子139～142、147～150に電流がながれ、発光する。これを繰り返すことによって画面全体が発光する。

【0032】

階調を表現する場合には図4で示したのと同じように、ソース信号線に流れる電流を制御することによって、表現ができる。

【0033】

このとき、従来のパッシブ型EL表示装置と異なるのは、本発明では複数のゲート信号線111～114を同時にオンさせていることである。図1ではソース信号線は、縦1列に対して4本あり、4本のゲート信号線をオンさせることができる。

【0034】

これによって、従来のパッシブ型EL表示装置では、画素数を176 x RGB x 220とした場合、1ラインの点灯期間が約75 μ sであったのに対し、本発明では同時に4ラインが点灯できるため、300 μ s期間点灯が可能になる。これによって、画素数の多くないパッシブ型EL表示装置と同様の信頼性が確保できる。

【0035】

ソース信号線駆動回路、ゲート信号線駆動回路はスイッチング素子と同様に基板上に同時形成しても良いし、また、スイッチング素子とは別に、ドライバ回路を作製し、画素基板に貼り付けてもよい。ドライバ回路は単結晶シリコンでも良いし、ポリシリコンなど非単結晶を用いても良い。

【0036】

また、各画素にあるスイッチング素子は電流のオンオフを制御するだけであり、電圧電流変換を行わないので、スイッチング素子のばらつきによって、輝度ムラを発生させることはない。また、スイッチング素子のオフ電流によって、電荷が放電してしまうということもない。よって、従来のアクティブマトリクス型EL発光装置のように、レーザー結晶化のばらつきによって、画質を低下させることはない。また、1つの画素にあるスイッチング素子は1つであり、複雑な回路を画素内に入れる必要はない。また、ばらつき低減のため、スイッチング素子サイズを大きくしなければならないということはない。したがって、開口率の低下は発生せず、且つ小さな画素でも対応できるという利点がある。

【0037】

以上に説明したように、本発明では、パッシブ型EL発光装置のように、EL素子の点灯期間が非常に短くなるという問題や、従来のアクティブ型EL発光装

置のように、素子のばらつきによって、縞状の輝度ムラが発生するという問題、開口率が低下するという問題を解決することが可能である。

【0038】

【実施例】

（実施例1）

図13に本発明の発光装置の概略図を示す。図13において、1つの画素は1つのTF Tと1つの発光素子によって構成されている。ソース信号線駆動回路1301に接続されたソース信号線はTF Tのソース電極またはドレイン電極のいずれか一方に接続され、発光素子の一方の電極はTF Tのソース電極またはドレイン電極の他方に接続され、ゲート信号線はTF Tのゲート電極に接続される。使用するソース信号線駆動回路1301は図3に示したようなソース信号線に電流を出力するタイプのものであることが望ましいが限定はされない。

【0039】

ソース信号線駆動回路1301から、ソース信号線1303～1310に電流が出力され、ゲート信号線1311～1314がハイ（画素TF TがNチャネル型の場合）になると、TF T1319～1322、1327～1330に電流が流れ、TF Tを通してEL素子1335～1338、1343～1346、そして共通のカソードに電流が流れ、EL素子1335～1338、1343～1346は発光する。

【0040】

次に、ゲート信号線1311～1314がロウ（画素TF TがNチャネル型の場合）になるとTF T1319～1322、1327～1330がオフになる。続いて、ゲート信号線1315～1318がハイになると、TF T1323～1326、1331～1334がオンし、EL素子1339～1342、1347～1350に電流がながれ、発光する。これを繰り返すことによって画面全体が発光する。以上、画素TF TがNチャネル型の場合を述べたが、画素がPチャネル型の場合はゲート信号線の電位は逆となる。

【0041】

ソース信号線駆動回路1301、ゲート信号線駆動回路1302は画素TF T

と同様に基板上に同時形成しても良いし、また、画素 T F T とは別に、ドライバ回路を作製し、画素基板に貼り付けてもよい。ドライバ回路は単結晶シリコンでも良いし、ポリシリコンなど非単結晶を用いても良い。

【0042】

階調を表現する場合には図 4 で示したのと同じように、ソース信号線に流れる電流を制御することによって、表現ができる。

【0043】

(実施例 2)

図 14 に示すのはスイッチング素子をダブルゲートの T F T で構成した例である。このようにスイッチング素子を構成する T F T を複数にすることによって、スイッチング素子のリークが大きき場合でも発光装置の歩留まり低下を抑えることができる。本実施例ではスイッチング素子をダブルゲート T F T としたが、本発明はこれに限らず、トリプルゲート以上であってもかまわないし、その他の構成であっても良い。

【0044】

ソース信号線駆動回路 1401 から、ソース信号線 1403 ~ 1410 に電流が出力され、ゲート信号線 1411 ~ 1414 がハイ（画素 T F T が N チャネル型の場合）になると、T F T 1419 ~ 1422、1427 ~ 1430 に電流が流れ、T F T を通して E L 素子 1435 ~ 1438、1443 ~ 1446、そして共通のカソードに電流が流れ、E L 素子 1435 ~ 1438、1443 ~ 1446 は発光する。

【0045】

次に、ゲート信号線 1411 ~ 1414 がロウ（画素 T F T が N チャネル型の場合）になると T F T 1419 ~ 1422、1427 ~ 1430 がオフになる。続いて、ゲート信号線 1415 ~ 1418 がハイになると、T F T 1423 ~ 1426、1431 ~ 1434 がオンし、E L 素子 1439 ~ 1442、1447 ~ 1450 に電流がながれ、発光する。これを繰り返すことによって画面全体が発光する。以上、画素 T F T が N チャネル型の場合を述べたが、画素が P チャネル型の場合はゲート信号線の電位は逆となる。

【0046】

ソース信号線駆動回路1401、ゲート信号線駆動回路1402は画素TFTと同様に基板上に同時形成しても良いし、また、画素TFTとは別に、ドライバ回路を作製し、画素基板に貼り付けてもよい。ドライバ回路は単結晶シリコンでも良いし、ポリシリコンなど非単結晶を用いても良い。

【0047】

階調を表現する場合には図4で示したのと同じように、ソース信号線に流れる電流を制御することによって、表現ができる。

【0048】

(実施例3)

図16にゲート信号線の同時駆動のタイミングを、前述した実施形態、実施例と変えた例を示す。本実施例ではゲート信号線駆動回路と各ゲート信号線の接続関係を変えている。

【0049】

ソース信号線駆動回路1601から、ソース信号線1603～1610に電流が出力され、ゲート信号線1611、1613、1615、1617がハイ（画素TFTがNチャネル型の場合）になると、TFT1619、1621、1623、1625、1627、1629、1631、1633に電流が流れ、TFTを通してEL素子1635、1637、1639、1641、1643、1645、1647、1649～1438、そして共通のカソードに電流が流れ、EL素子1635、1637、1639、1641、1643、1645、1647、1649は発光する。

【0050】

次に、ゲート信号線1611、1613、1615、1617がロウ（画素TFTがNチャネル型の場合）になるとTFT1619、1621、1623、1625、1627、1629、1631、1633がオフになる。続いて、ゲート信号線1612、1614、1616、1618がハイになると、TFT1620、1622、1624、1626、1628、1630、1632、1634がオンし、EL素子1636、1638、1640、1642、1644、1

646、1648、1650に電流がながれ、発光する。これを繰り返すことによって画面全体が発光する。以上、画素TFTがNチャネル型の場合を述べたが、画素がPチャネル型の場合はゲート信号線の電位は逆となる。

【0051】

ソース信号線駆動回路1601、ゲート信号線駆動回路1602は画素TFTと同様に基板上に同時形成しても良いし、また、画素TFTとは別に、ドライバ回路を作製し、画素基板に貼り付けてもよい。ドライバ回路は単結晶シリコンでも良いし、ポリシリコンなど非単結晶を用いても良い。

【0052】

階調を表現する場合には図4で示したのと同じように、ソース信号線に流れる電流を制御することによって、表現ができる。本発明では、上記の説明に限らず、同様に他の組み合わせで同時駆動を行うことも可能であり、どのゲート信号線を同時駆動するかを任意に設定することが可能である。

【0053】

(実施例4)

図7に本発明のソース信号線駆動回路を示す。図7に示すように、本実施例では画素1列に対して、ソース線ごとにソース信号線駆動回路701～704を設けることが可能である。図8は個々のソース線駆動回路（たとえば701）の構成内容を示したものである。図4に示したような駆動を行うことに対応している。図4は3ビットの例であるので、図8に示す実施例も3ビットに対応しているが、3ビットに限定するものではない。以下にその動作を説明する。

【0054】

まず、映像信号線828に入力されたデジタル映像信号はシフトレジスタ801の出力パルスによってラッチ回路802～804、815～817に記憶される。1ライン分のデータが記憶されると水平帰線期間中にラッチ信号線がハイになり、ラッチ回路805～807、818～820にデータが転送される。次の映像期間においては、再びラッチ回路802～804、815～817にデジタル映像信号が記憶される。

【0055】

一方、ラッチ回路 805～807、818～820 に蓄えられたデータと、カウント信号線 829 より入力されるデータは EXNOR 808～810、821～823 によって比較される。EXNOR の出力は AND 811、824 に入力されすべてがハイになったときラッチ回路 812、825 の状態が変化する。この状態変化に応じてスイッチ 814、827 が開閉し、電流源 813、826 の電流をソース信号線に流すか、流さないかを制御する。

【0056】

カウント信号線には 000～111 までの信号が順に出力され、ラッチ回路 805～807 のデータがそれぞれ 1、0、1 であればカウント信号が 101 のときにラッチ回路 812 が動作し、スイッチが閉じる。よって、カウント信号が 000～101 の期間は電流がソース信号線に流れ、点灯が行われる。このように、デジタル映像信号のデータによって、ソース信号線に電流に流れる期間が制御され、階調を表現することができる。

【0057】

(実施例 5)

図 9 は階調をビットごとのオンオフで表現する場合のソース信号線駆動回路の実施例である。このような場合は、映像信号は特定のビットデータしか、入力されないで、ソース信号線駆動回路は簡略化できる。以下にその動作を説明する。映像信号線 910 に入力されたデジタル映像信号はシフトレジスタ 901 の出力パルスによって、ラッチ回路 902、906 に記憶される。次にラッチ信号線 911 がハイになるとラッチ回路 903、907 に転送される。そして、次のデジタル映像信号がラッチ回路 902、906 に記憶される。ラッチ回路 903、907 の出力によってスイッチ 905、909 が制御され、電流源 904、908 の電流がソース信号線に流れるか、流れないかが決まる。このようにして、画素を発光させることが可能になる。

【0058】

(実施例 6)

図 10 に定電流源の実施例を示す。定電流源は従来例図 3 で示したものもあるが、カレントミラー回路を多く使用するため、誤差が発生しやすい。よってその

対策を行ったものを示す。図10の定電流回路はソース信号線駆動回路の外部、または内部に基準電流源1102を設け、その電流をTFT1004~1106に順に流し、そのときのTFT1004~1006のゲート・ソース間電圧を保持容量1007~1009に記憶しておくことによって、定電流源1002と同じ電流を出力端子1016~1018に流すものである。

【0059】

以下にその動作を説明する。シフトレジスタ1001は出力パルスを準じシフトしていく。まずシフトパルスがスイッチ1010、1011に加えられ、スイッチ1010、1011がオンすると電源線1003よりTFT1004、スイッチ1011、1010を介して、定電流源1002に電流が流れる。シフトレジスタの出力パルスがスイッチ1012、1013に加わると、同様に電源線1003よりTFT1005、スイッチ1013、1012を介して、定電流源1002に電流が流れる。そのとき、スイッチ1010、1011はすでにオフしているが、容量1007には電荷が蓄えられているので、TFT1004はオンしたままであり、電源線1003から出力端子1016に電流が流れる。

【0060】

シフトレジスタの出力パルスがスイッチ1014、1015に加わると、同様に電源線1003よりTFT1006、スイッチ1015、1014を介して、定電流源1002に電流が流れる。そのとき、スイッチ1010、1011、1012、1013はすでにオフしているが、容量1007、1008には電荷が蓄えられているので、TFT1004、1005はオンしたままであり、電源線1003から出力端子1016、1017に電流が流れる。このようにして、基準定電流源1002を基にして、ソース信号線を駆動する電流源を構成することができる。この電流源は容量に蓄えられる電荷が保持できれば、原理的にTFT1004~1006の素子ばらつきの影響を受けることがないので、ばらつきの少ない電流源を構成することができる。

【0061】

(実施例7)

図 11 に本発明のソース信号線駆動回路の実施例を示す。図 11 はアナログ映像信号（電圧）を入力し、それに応じた電流をソース信号線に出力するソース信号線駆動回路である。

【0062】

まず第 1 行目に対応するアナログ映像信号をアナログ映像信号線 1124 に入力する。シフトレジスタ 1101 の出力パルスによって、スイッチ 1103、1110、1117 をオンオフし、アナログ映像信号をサンプリングして、容量 1104、1111、1118 に保持する。この電圧が TFT 1105、1112、1119 のゲート・ソース間電圧となる。1 行目のサンプリングが終了するまで、スイッチ 1109、1116、1123 は TFT 1108、1116、1123 とそれに応じたソース信号線を接続し、TFT 1105、1112、1119 とソース線は接続されない。よって、TFT 1105、1112、1119 のゲート・ソース間に電圧が印加されても、電流は流れない。サンプリングが終了したのち、スイッチ 1109、1116、1123 を切り換え、TFT 1105、1112、1119 とソース信号線は接続される。このようにして、ソース信号線にアナログ映像信号に応じた電流が出力される。

【0063】

次に第 2 行目に対応するアナログ映像信号をアナログ映像信号線 1127 に入力する。シフトレジスタ 1102 の出力パルスによって、スイッチ 1106、1113、1120 をオンオフし、アナログ映像信号をサンプリングして、容量 1107、1114、1121 に保持する。この電圧が TFT 1108、1115、1122 のゲート・ソース間電圧となる。2 行目のサンプリングが終了するまで、スイッチ 1109、1116、1123 は TFT 1105、1112、1119 とそれに応じたソース信号線を接続し、TFT 1108、1115、1122 とソース線は接続されない。よって、TFT 1108、1115、1122 のゲート・ソース間に電圧が印加されても、電流は流れない。サンプリングが終了したのち、スイッチ 1109、1116、1123 を切り換え、TFT 1108、1115、1122 とソース信号線は接続される。このようにして、ソース信号線にアナログ映像信号に応じた電流が出力される。

【0064】

次に第3行目に対応するアナログ映像信号をアナログ映像信号線1124に入力する。シフトレジスタ1101の出力パルスによって、アナログ映像信号をサンプリングしていく。これを繰り返すことによって、アナログ映像信号に応じた電流をソース信号線に出力していく。

【0065】

(実施例8)

図12に本発明のソース信号線駆動回路の実施例を示す。図11はアナログ映像信号(電流)を入力し、それに応じた電流をソース信号線に出力するソース信号線駆動回路である。

【0066】

まず第1行目に対応するアナログ映像信号をアナログ電流源1201から入力する。シフトレジスタ1203の出力パルスによって、スイッチ1210～1215をオンオフし、アナログ電流映像信号をサンプリングして、TFT1204～1206のゲート・ソース間に必要な電圧を発生させる。そして容量1207～1209に保持する。1行目のサンプリングが終了するまで、スイッチ1229～1231はTFT1217～1219とそれに応じたソース信号線を接続し、TFT1204～1206とソース線は接続されない。よって、TFT1204～1206のゲート・ソース間に電圧が印加されても、電流は流れない。サンプリングが終了したのち、スイッチ1229～1231を切り換え、TFT1204～1206とソース信号線は接続される。このようにして、ソース信号線にアナログ映像信号に応じた電流が出力される。

【0067】

次に第2行目に対応するアナログ映像信号をアナログ電流源1202から入力する。シフトレジスタ1216の出力パルスによって、スイッチ1223～1228をオンオフし、アナログ電流映像信号をサンプリングして、TFT1217～1219のゲート・ソース間に必要な電圧を発生させる。そして容量1220～1222に保持する。2行目のサンプリングが終了するまで、スイッチ1229～1231はTFT1204～1206とそれに応じたソース信号線を接続し

、TFT1217～1219とソース線は接続されない。よって、TFT1217～1219のゲート・ソース間に電圧が印加されても、電流は流れない。サンプリングが終了したのち、スイッチ1229～1231を切り換え、TFT1217～1219とソース信号線は接続される。このようにして、ソース信号線にアナログ映像信号に応じた電流が出力される。

【0068】

次に第3行目に対応するアナログ映像信号をアナログ電流源1201から入力する。シフトレジスタ1203の出力パルスによって、アナログ電流映像信号をサンプリングしていく。これを繰り返すことによって、アナログ映像信号に応じた電流をソース信号線に出力していく。

【0069】

(実施例9)

図15に本発明の画素の平面図を示す。ソース信号線1501～1504はこの例では4本としてあり、ソース信号線1504が画素TFT1506のソースまたはドレイン電極に接続されている。画素TFTのソース信号線1504に接続されない方ソースまたはドレイン電極は画素電極1507に接続される。画素電極1507はEL素子のアノードまたはカソードとなる。ゲート信号線1505はTFT1506のゲートに接続される。

【0070】

本発明はソース信号線の本数が従来のアクティブマトリクス型EL発光装置より多いが、画素のカラー化を塗り分け方式で行う場合には、各色の境界の部分にソース信号線を入れることが可能になる。また、TFTは1つの画素に対して1つのみしか必要とせず、また、保持容量は不要であるので、開効率を高くすることができる。

【0071】

また、EL素子の画素電極と異なる対向電極を透明電極として、EL素子の発光を上方から取り出した上方発光型の場合は、ソース信号線上に絶縁膜を成膜し、その上に画素電極を置くことができ、その場合は画素の9割以上を画素電極とすることも可能である。

【0072】

(実施例10)

また本発明は、画素TFTを単にスイッチとしてしか使わないので、画素TFTには高性能のトランジスタを必要としない。よって、画素TFTをアモルファスTFT、有機TFTなどとすることも可能ある。この場合、ソース信号線駆動回路、ゲート信号線駆動回路は一体形成できないので、単結晶トランジスタ、または多結晶トランジスタで構成し、画素TFT基板に貼り付けて動作をおこなう。

大型表示装置では、そのコストの大半がソース信号線駆動回路、ゲート信号線駆動回路などの駆動回路ではなく、画素部であるため、ポリシリコンTFTを用いずアモルファスTFTなどを用いることによって大幅なコストダウンを図ることができる。

【0073】

また、本実施例は前述した実施例と組み合わせて使用することが可能である。

【0074】

(実施例11)

図17は単極性のTFTを用いて、シフトレジスタを構成した例である。図17はNチャネル型の例であるが、単極性はNチャネル型のみまたはPチャネル型のみのいずれを用いても良い。単極性トランジスタのプロセスを用いたソース信号線駆動回路、またはゲート信号線駆動回路のいずれか、あるいは両方を用いることによって、発光装置製造のためのマスク枚数の低減が可能となる。

【0075】

図17において、スタートパルスは走査方向切り換えスイッチ1702に入力され、スイッチ用TFT1711を経て、シフトレジスタ1701に入力される。シフトレジスタはブートストラップを用いたセトリセット型のシフトレジスタである。以下にシフトレジスタ1701の動作を説明する。

【0076】

スタートパルスはTFT1703のゲートとTFT1706のゲートに入力される。TFT1706がオンになるとTFT1704のゲートはロウになりTFT1704はオフになる。また、TFT1710のゲートもロウになるためTFT

T1710もオフとなる。TF T1703のゲートは電源電位まで上がるため、まずTF T1709のゲートは電源 $-V_{gs}$ まで上昇する。出力1は初期電位がロウであるため、TF T1709は出力1と容量1708を充電しながらソース電位を上げていく、TF T1709のゲートが電源 $-V_{gs}$ まで上昇したときに、TF T1709はまだオンしているので、出力1はさらに上昇を続ける。TF T1709のゲートは放電経路がないので、ソースに合わせて上昇し、電源をこえてもさらに上昇を続ける。

【0077】

TF T1709のドレイン、及びソースが等電位になったときに、電流が出力に流れるのが停止し、そこでTF T1709の電位上昇が止まる。このようにして、出力1は電源電位に等しいハイ電位を出力できる。この時はCLbの電位はハイとする。CLbがロウに落ちると、容量1708電荷はTF T1709を介してCLbにぬけて、出力1はロウに落ちる。出力1のパルスは次の段のシフトレジスタに伝わっていく。本実施例は本発明の他の実施例と組み合わせて使用することができる。

【0078】

(実施例12)

図19にソース信号線駆動回路を画素部の両側に配置した実施例を示す。このように配置を行い、両側のソース信号線駆動回路を同時に動かすことにより、図19の例では8行の画素を同時に点灯することができ、EL素子の発光時間をさらに長くとることができる。以下に動作を説明する。

【0079】

ソース信号線駆動回路1901から、ソース信号線1904～1911に電流が出力され、ゲート信号線1952～1955がハイ（画素TF TがNチャネル型の場合）になると、TF T1920～1927に電流が流れ、TF Tを通してEL素子1928～1935、そして共通のカソードに電流が流れ、EL素子1928～1935は発光する。

【0080】

以上の動作と同時に、ソース信号線駆動回路1902から、ソース信号線19

12～1919に電流が出力され、ゲート信号線1956～1959がハイ（画素TFTがNチャネル型の場合）になると、TFT1936～1943に電流が流れ、TFTを通してEL素子1944～1951、そして共通のカソードに電流が流れ、EL素子1944～1951は発光する。

【0081】

ソース信号線駆動回路1901、1902、ゲート信号線駆動回路1903は画素TFTと同様に基板上に同時形成しても良いし、また、画素TFTとは別に、ドライバ回路を作製し、画素基板に貼り付けてもよい。ドライバ回路は単結晶シリコンでも良いし、ポリシリコンなど非単結晶を用いても良い。

【0082】

階調を表現する場合には図4で示したのと同じように、ソース信号線に流れる電流を制御することによって、表現ができる。

【0083】

（実施例13）

以上のようにして作製される表示装置は各種電子機器の表示部として用いることができる。以下に、本発明を用いて形成された表示装置を表示媒体として組み込んだ電子機器について説明する。

【0084】

その様な電子機器としては、ビデオカメラ、デジタルカメラ、ヘッドマウントディスプレイ（ゴーグル型ディスプレイ）、ゲーム機、カーナビゲーション、パーソナルコンピュータ、携帯情報端末（モバイルコンピュータ、携帯電話または電子書籍等）などが挙げられる。それらの一例を図18に示す。

【0085】

図18（A）はデジタルカメラであり、本体3101、表示部3102、受像部3103、操作キー3104、外部接続ポート3105、シャッター3106等を含む。本発明の表示装置はカメラの表示部3102に用いることができる。

【0086】

図18（B）はノートパソコンであり、本体3201、筐体3202、表示部3203、キーボード3204、外部接続ポート3205、ポインティングマウ

ス 3206 等を含む。本発明の表示装置は表示部 3203 に使用することができる。

【0087】

図 18 (C) は携帯情報端末であり、本体 3301、表示部 3302、スイッチ 3303、操作キー 3304、赤外線ポート 3305 等を含む。本発明の表示装置は表示部 3302 に使用することができる。

【0088】

図 18 (D) は記録媒体を備えた画像再生装置（具体的には DVD 再生装置）であり、本体 3401、筐体 3402、記録媒体（CD、LD または DVD 等）読込部 3405、操作スイッチ 3406、表示部 (a) 3403、表示部 (b) 3404 等を含む。表示部 A は主として画像情報を表示し、表示部 B は主として文字情報を表示するが、本発明の表示装置は記録媒体を備えた画像再生装置の表示部 (a)、(b) に用いることができる。なお、記録媒体を備えた画像再生装置としては、CD 再生装置、ゲーム機器などに本発明を用いることができる。

【0089】

図 18 (E) は折りたたみ式携帯表示装置であり、本体 3501 に本発明を用いた表示部 3502 を装着することができる。

【0090】

図 18 (F) はビデオカメラであり、本体 3601 は、表示部 3602、筐体 3603、外部接続ポート 3604、リモコン受信部 3605、受像部 3606、バッテリー 3607、音声入力部 3608、接眼部 3609、操作キー 3610 等を含む。本発明の表示装置は表示部 3602 に用いることができる。

【0091】

図 18 (G) は携帯電話であり、本体 3701 は、筐体 3702、表示部 3703、音声入力部 3704、アンテナ 3705、操作キー 3706、外部接続ポート 3707 等を含む。本発明の表示装置を表示部 3703 に用いることができる。

【0092】

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器に適用

することが可能である。また、本実施例の電子機器は実施例 1～11 のどのような組み合わせからなる構成を用いても実現することができる。

【0093】

【発明の効果】

従来の EL 発光装置では、著しく小さくないデューティ比、TFT 素子のばらつきによる表示ムラ、大きな開口率を同時に満たすことはできなかった。しかし、本発明のように、画素 1 列あたりのソース信号線を複数にして、且つ、画素 TFT をスイッチング動作のみを行わせることにより、TFT のばらつきの影響を受けず、且つ、デューティ比が著しく小さくない EL 発光装置を構成することが可能となる。

【図面の簡単な説明】

- 【図 1】 本発明の画素の実施形態を示した図。
- 【図 2】 従来のパッシブマトリクス型 EL 発光装置を示した図。
- 【図 3】 従来の電流源回路を示した図。
- 【図 4】 従来のパッシブマトリクス型 EL 発光装置の階調を示した図。
- 【図 5】 従来のアクティブマトリクス型 EL 発光装置の画素を示した図。
- 【図 6】 カレントミラーを用いた従来のアクティブマトリクス型 EL 発光装置の画素を示した図。
- 【図 7】 本発明の画素とソース信号線駆動回路を示した図。
- 【図 8】 本発明のソース信号線駆動回路のブロック図。
- 【図 9】 本発明のソース信号線駆動回路のブロック図。
- 【図 10】 本発明の定電流源のブロック図。
- 【図 11】 本発明のアナログ映像信号を用いたソース信号線駆動回路。
- 【図 12】 本発明のアナログ映像信号を用いたソース信号線駆動回路。
- 【図 13】 本発明のスイッチング素子を 1 つの TFT で構成した実施例。
- 【図 14】 本発明のスイッチング素子を複数の TFT で構成した実施例。
- 【図 15】 本発明の画素の平面図。
- 【図 16】 本発明のゲート信号線を接続した実施例。
- 【図 17】 本発明の単極性の TFT を用いた信号線駆動回路の実施例。

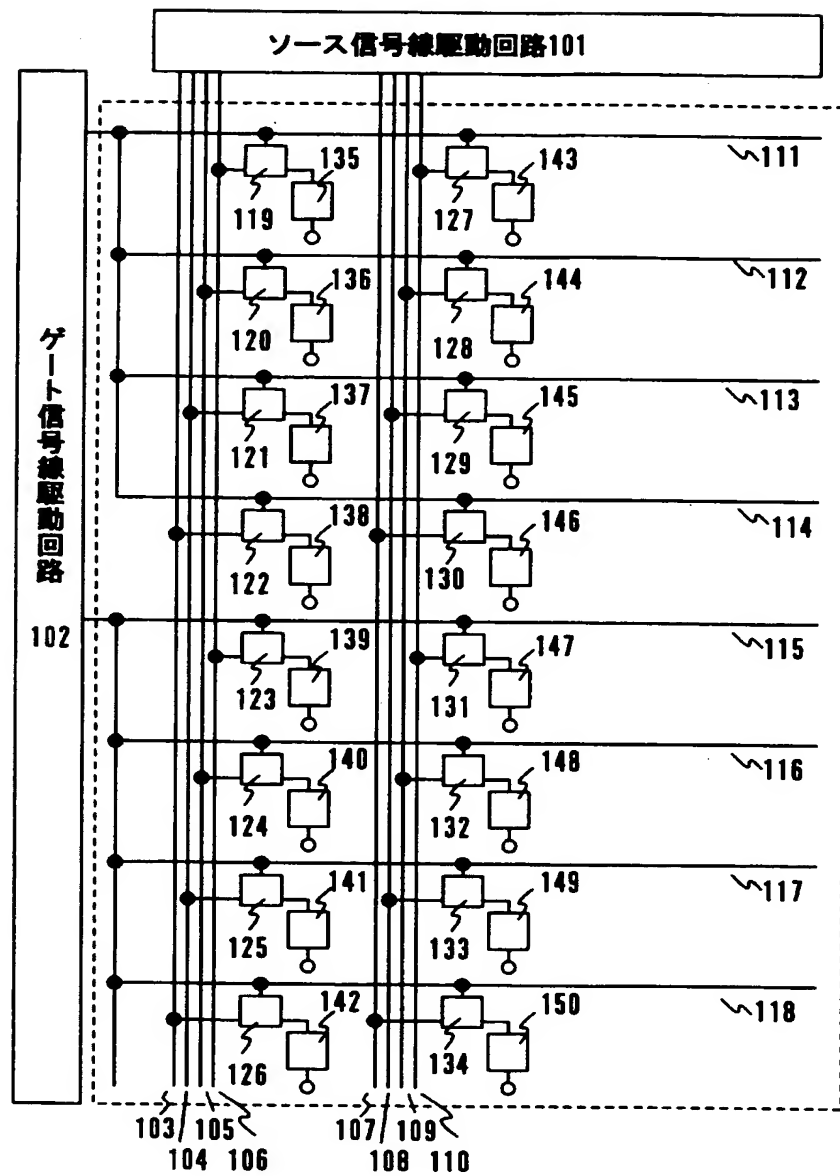
【図 1 8】 本発明の表示装置を用いた電子機器の図。

【図 1 9】 本発明のソース信号線駆動回路を画素部の両側に配置した実施例。

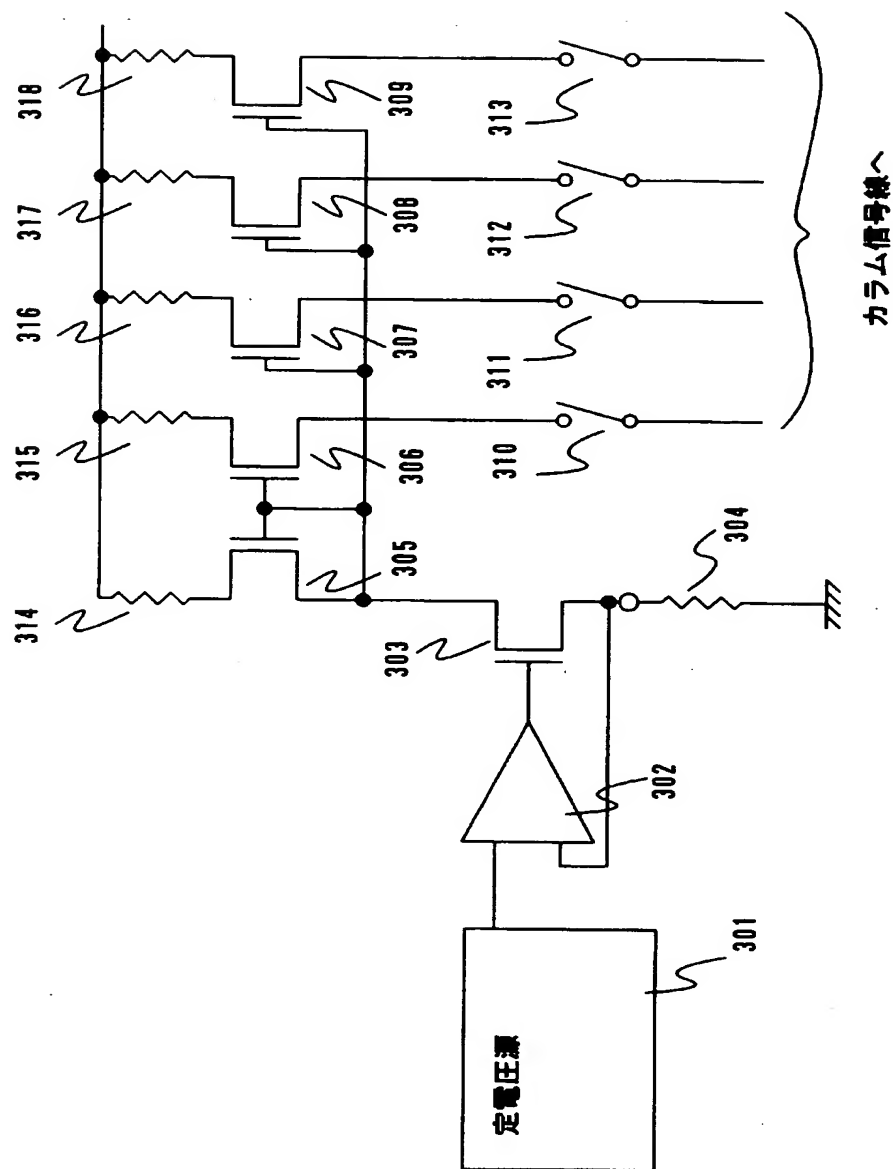
【書類名】

図面

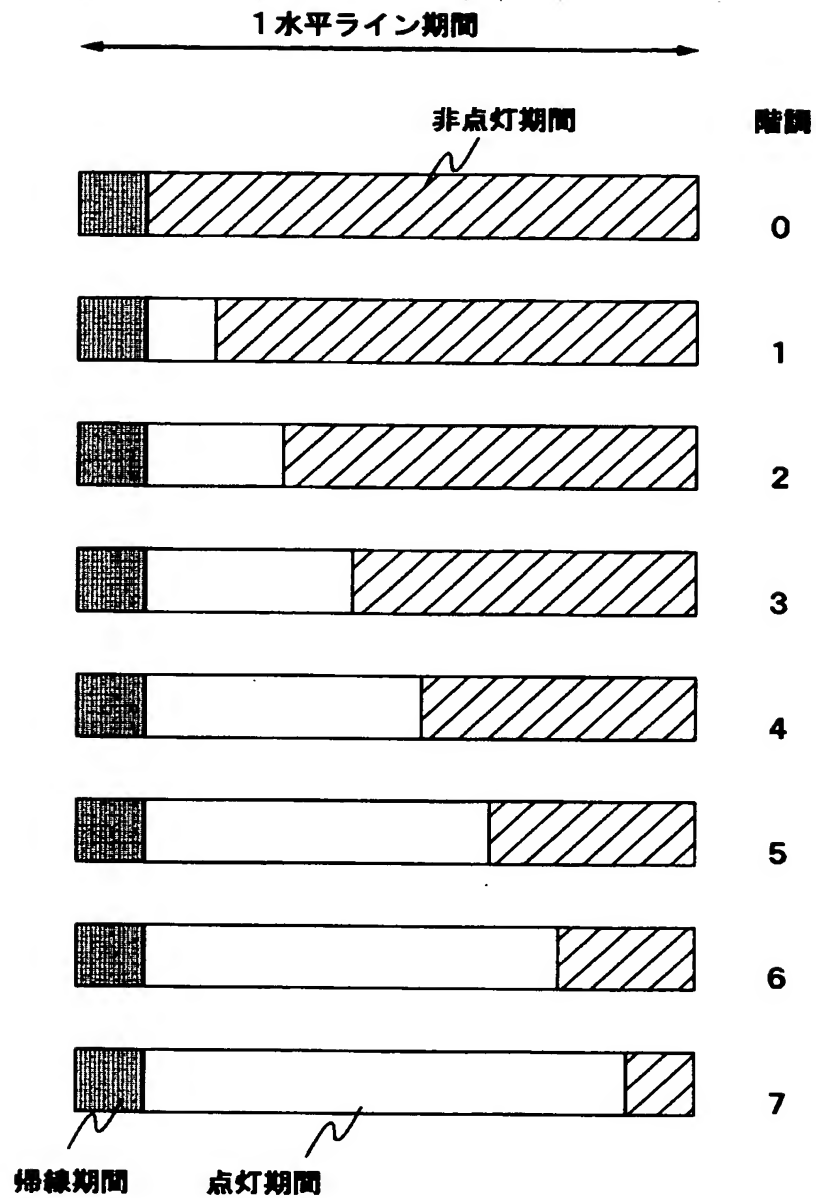
【図 1】



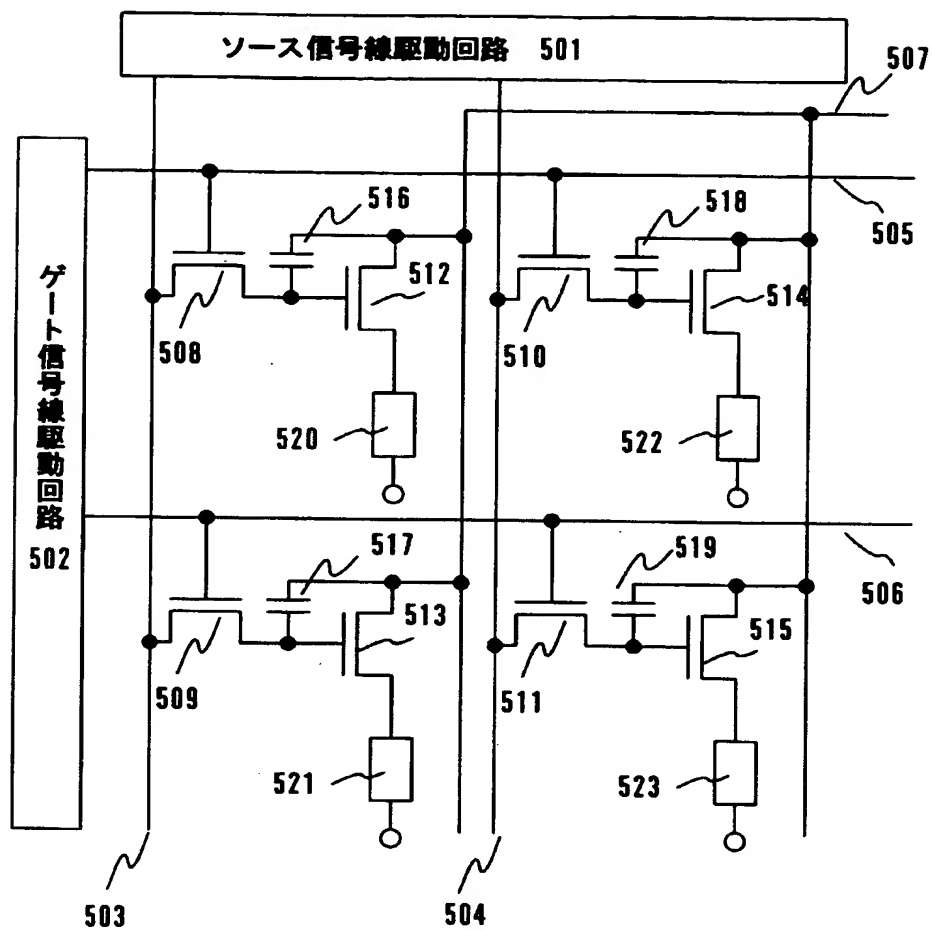
【図 3】



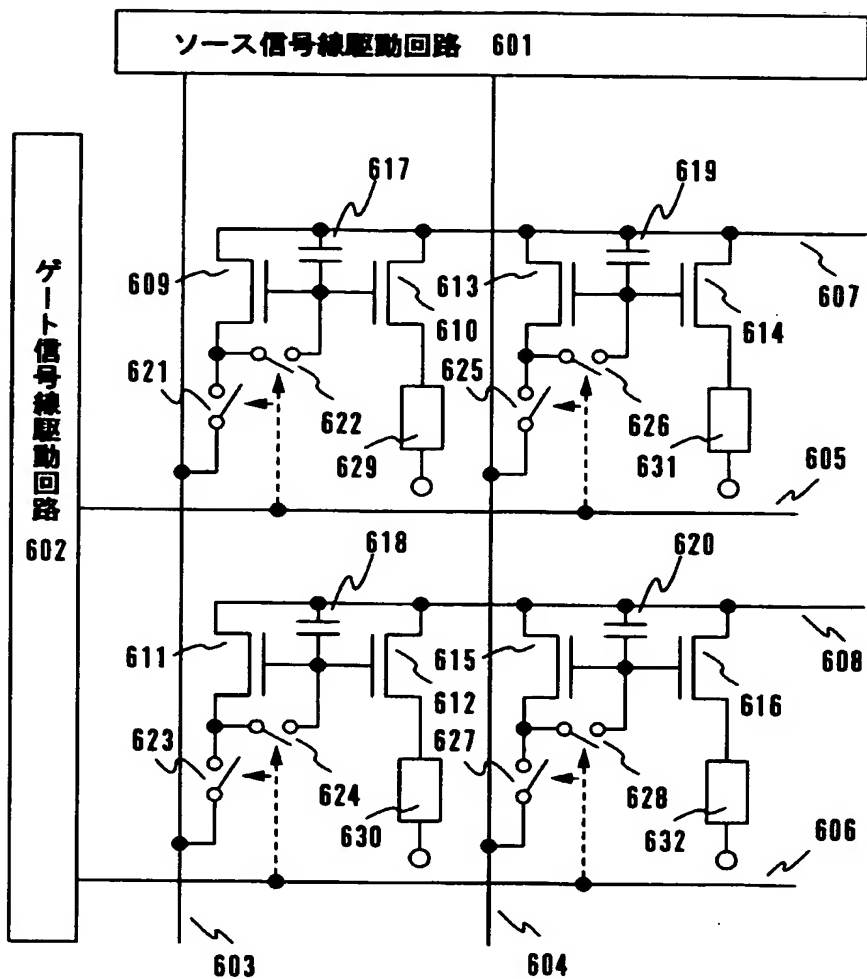
【図 4】



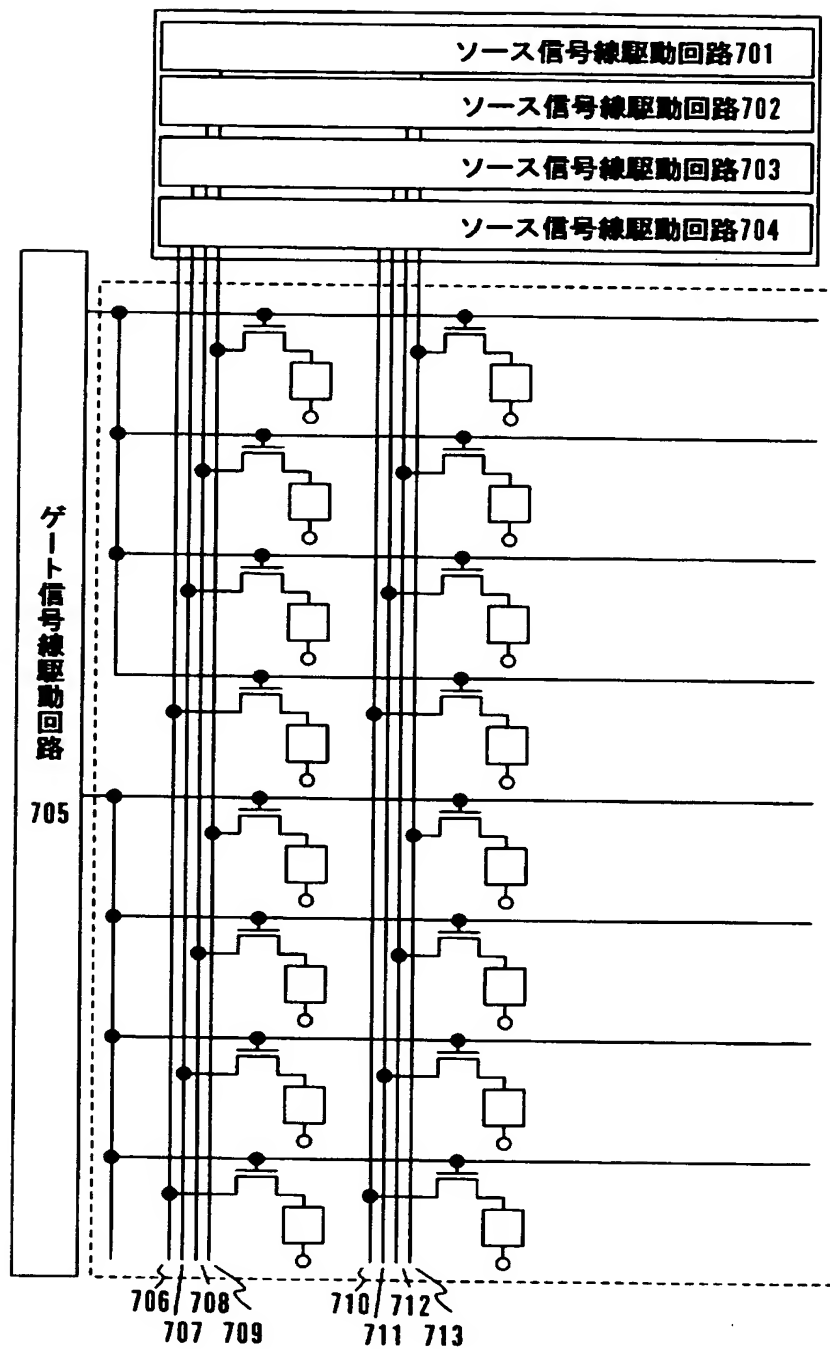
【図 5】



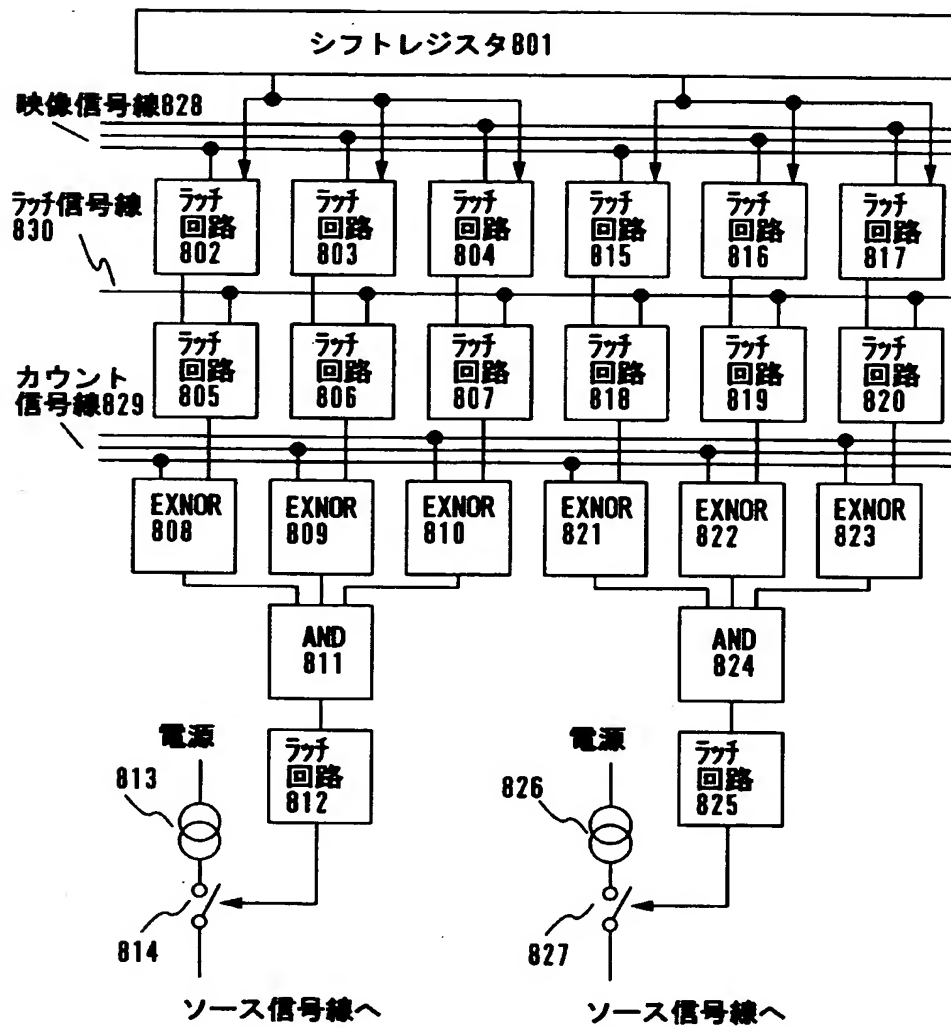
【図 6】



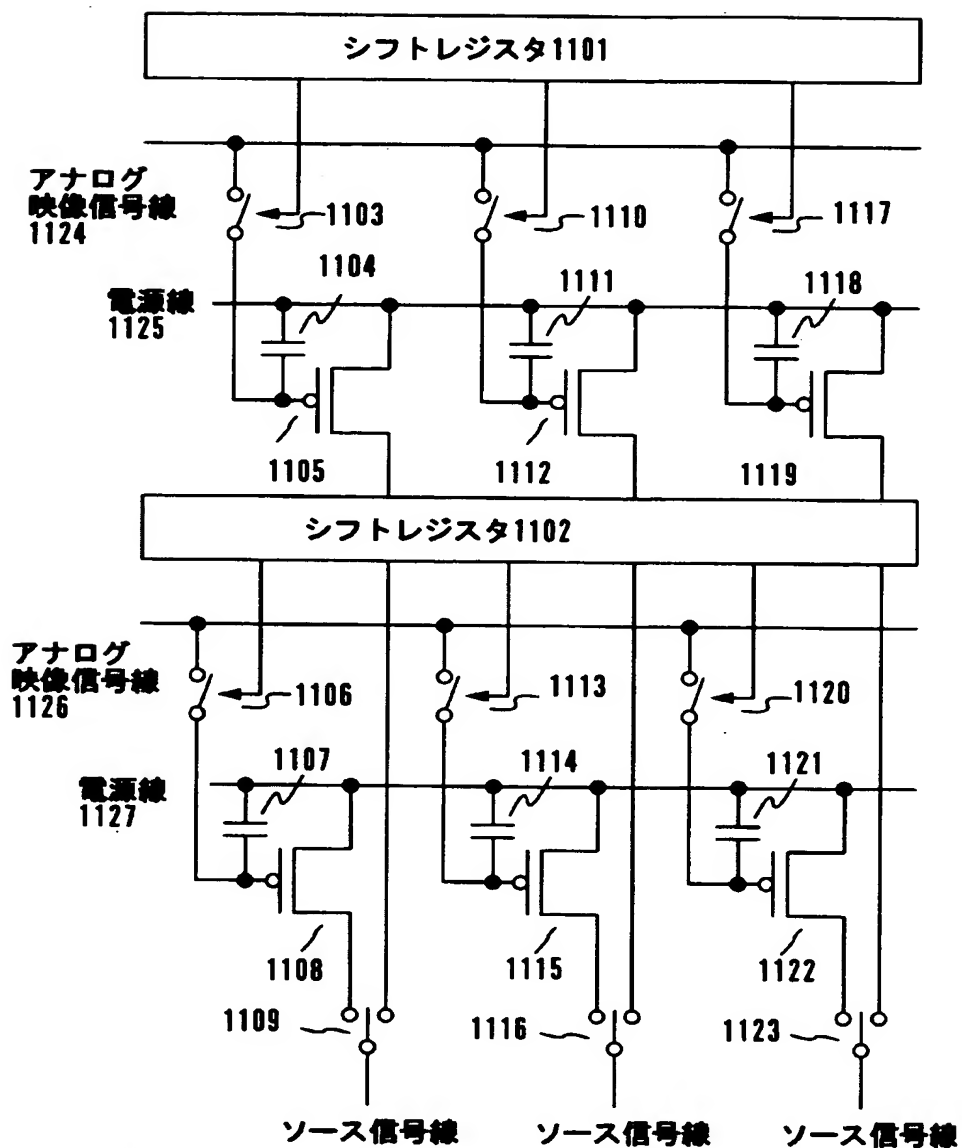
【図 7】



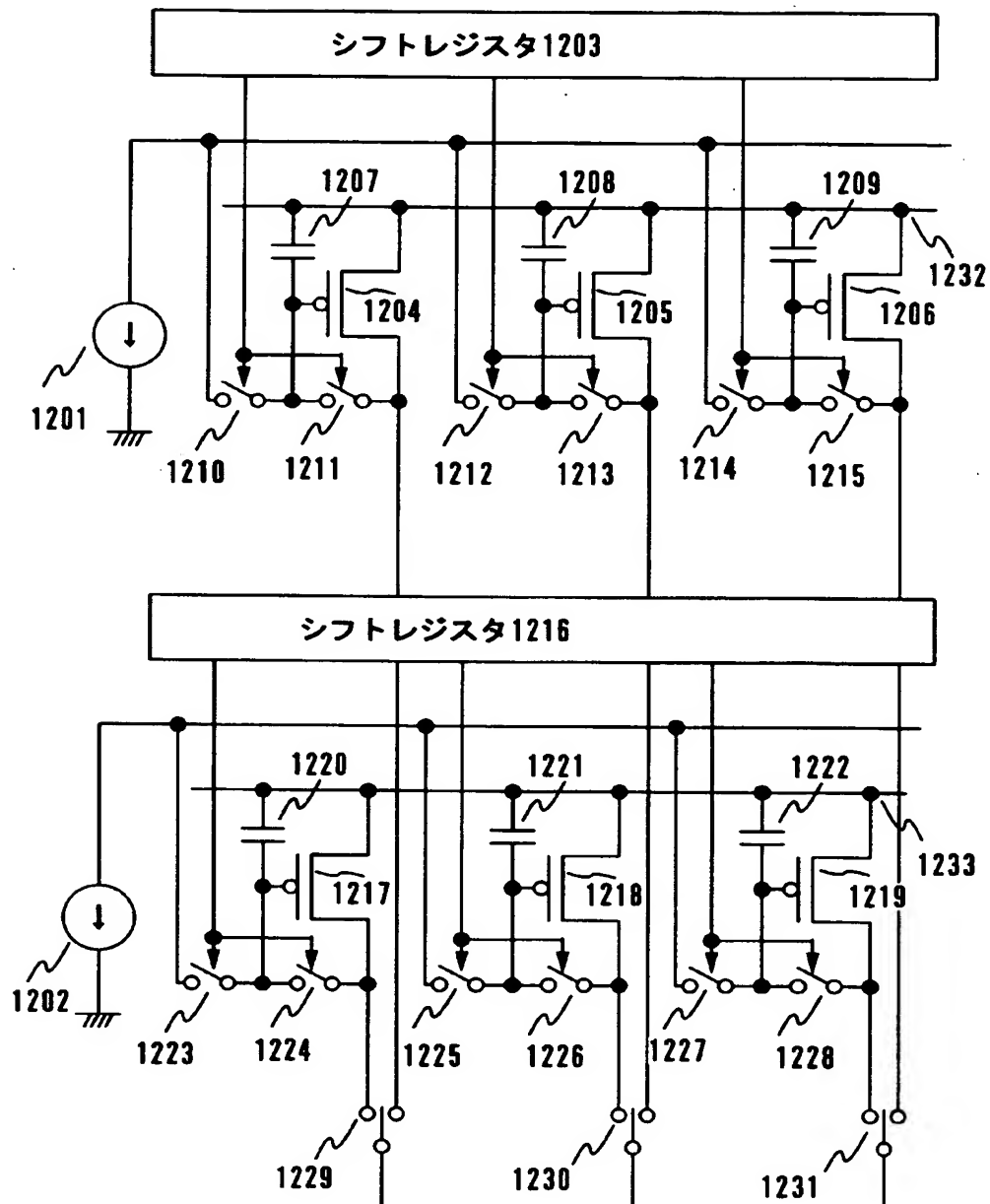
【図 8】



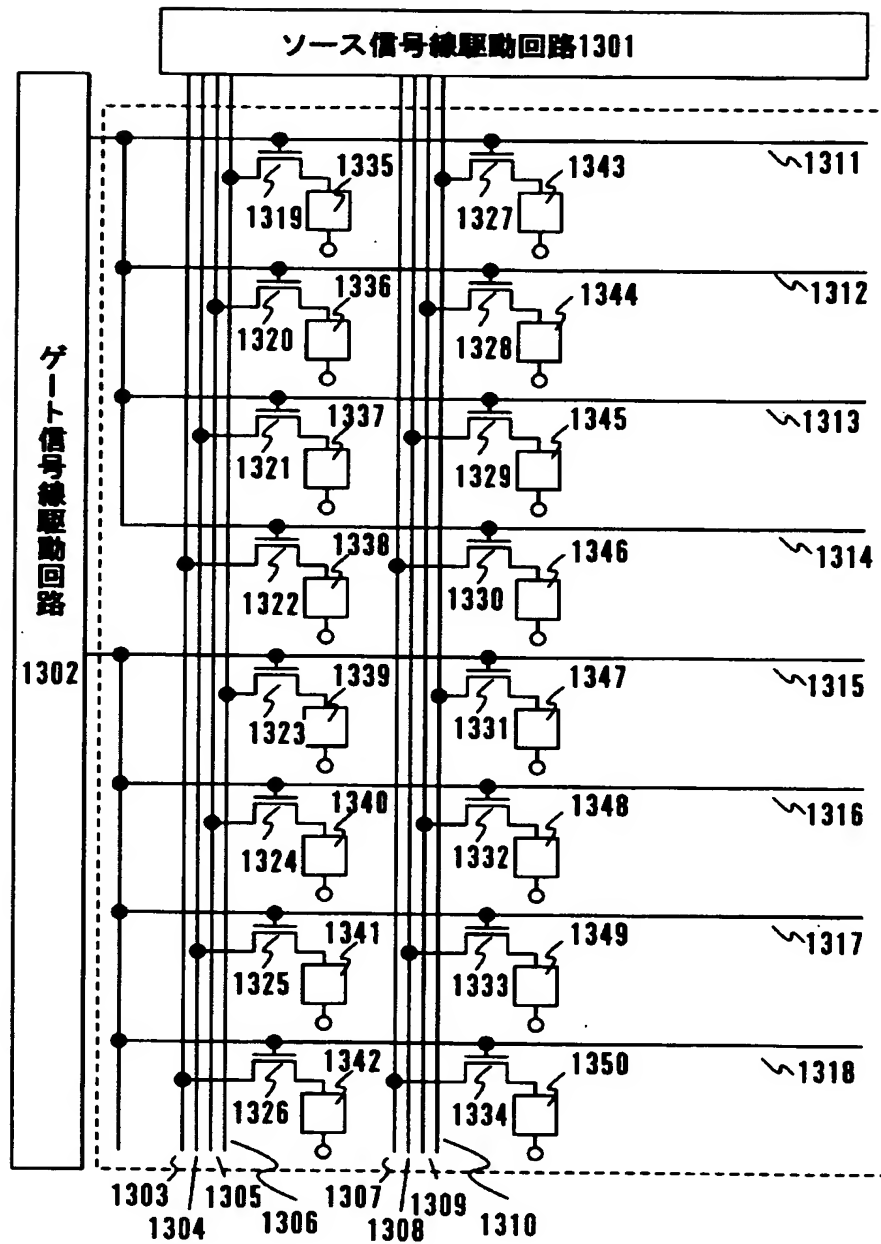
【図 11】



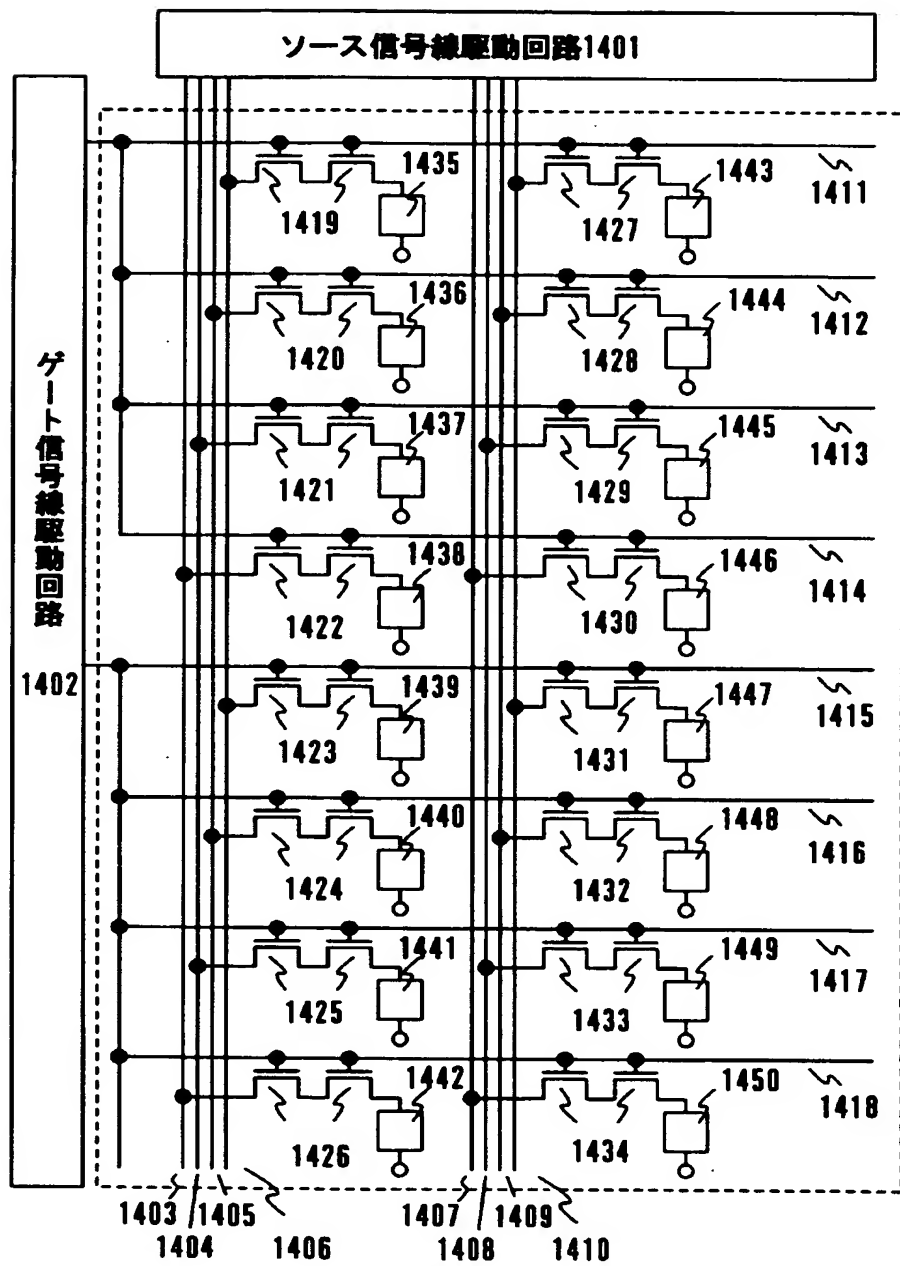
【図 12】



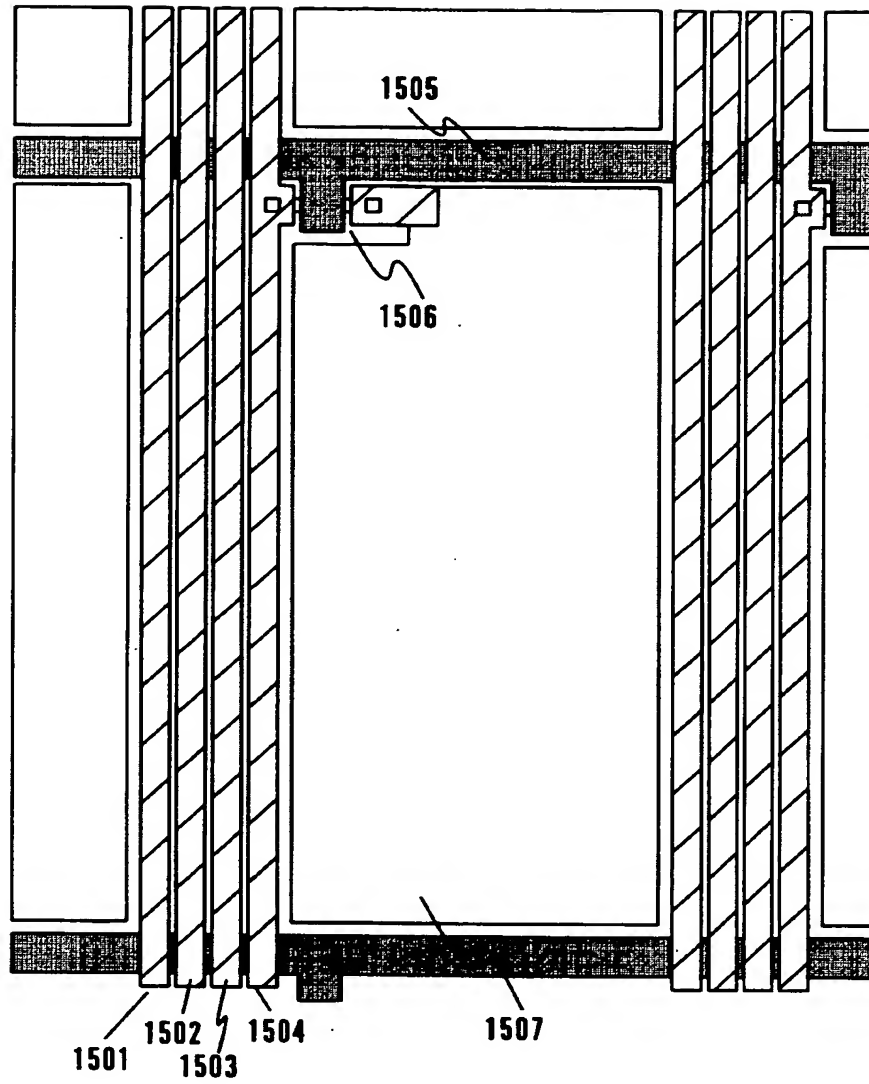
【図 13】



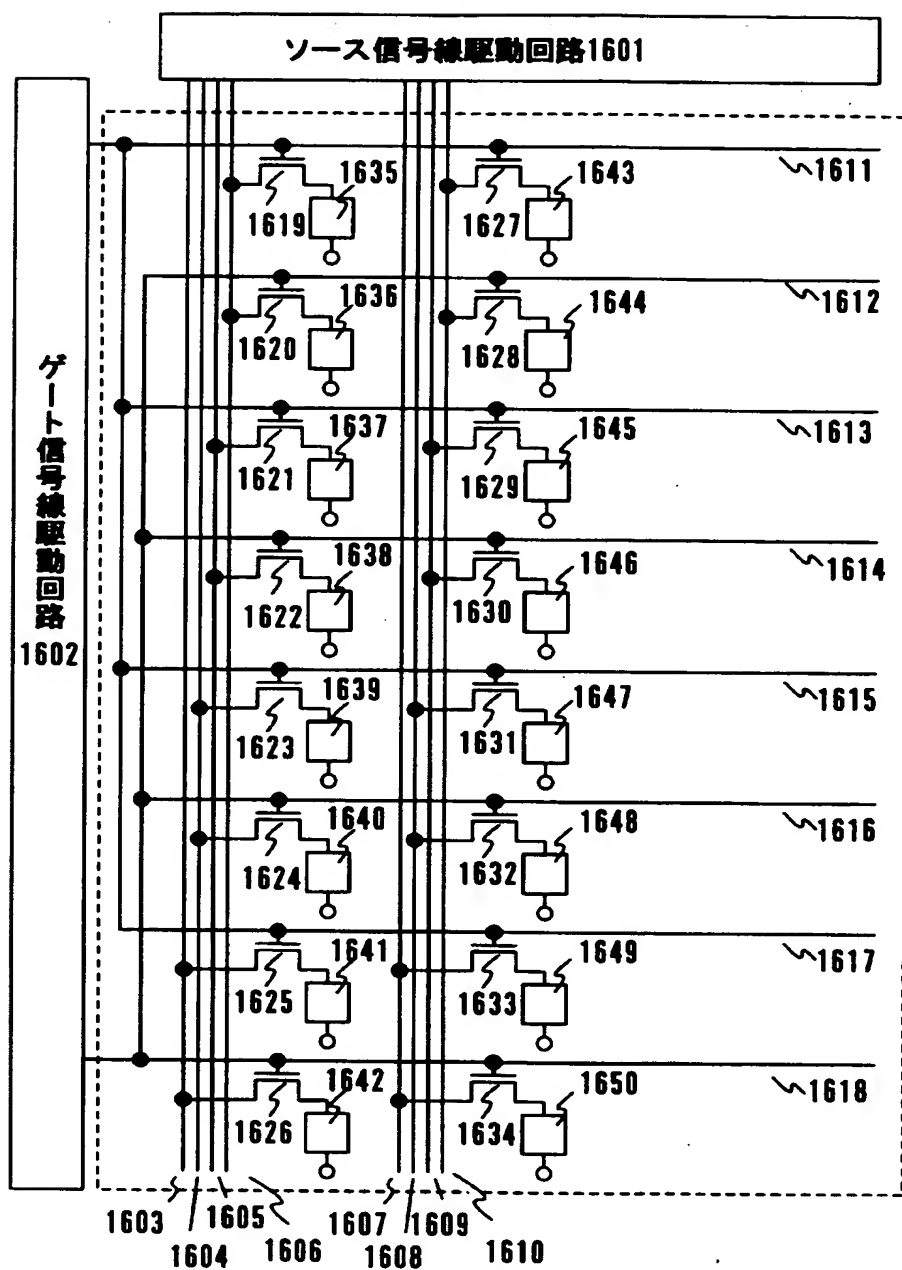
【図 14】



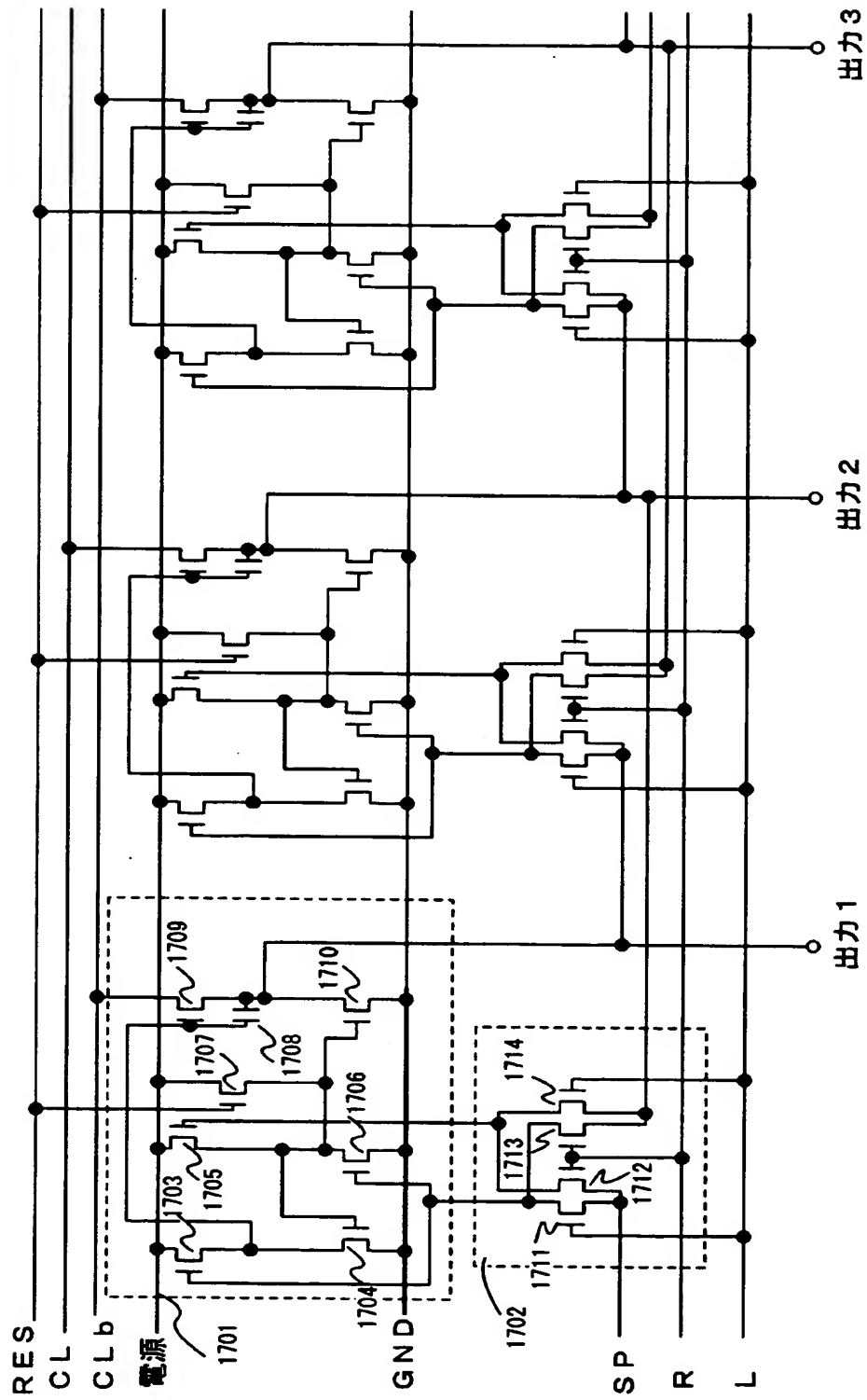
【図 15】



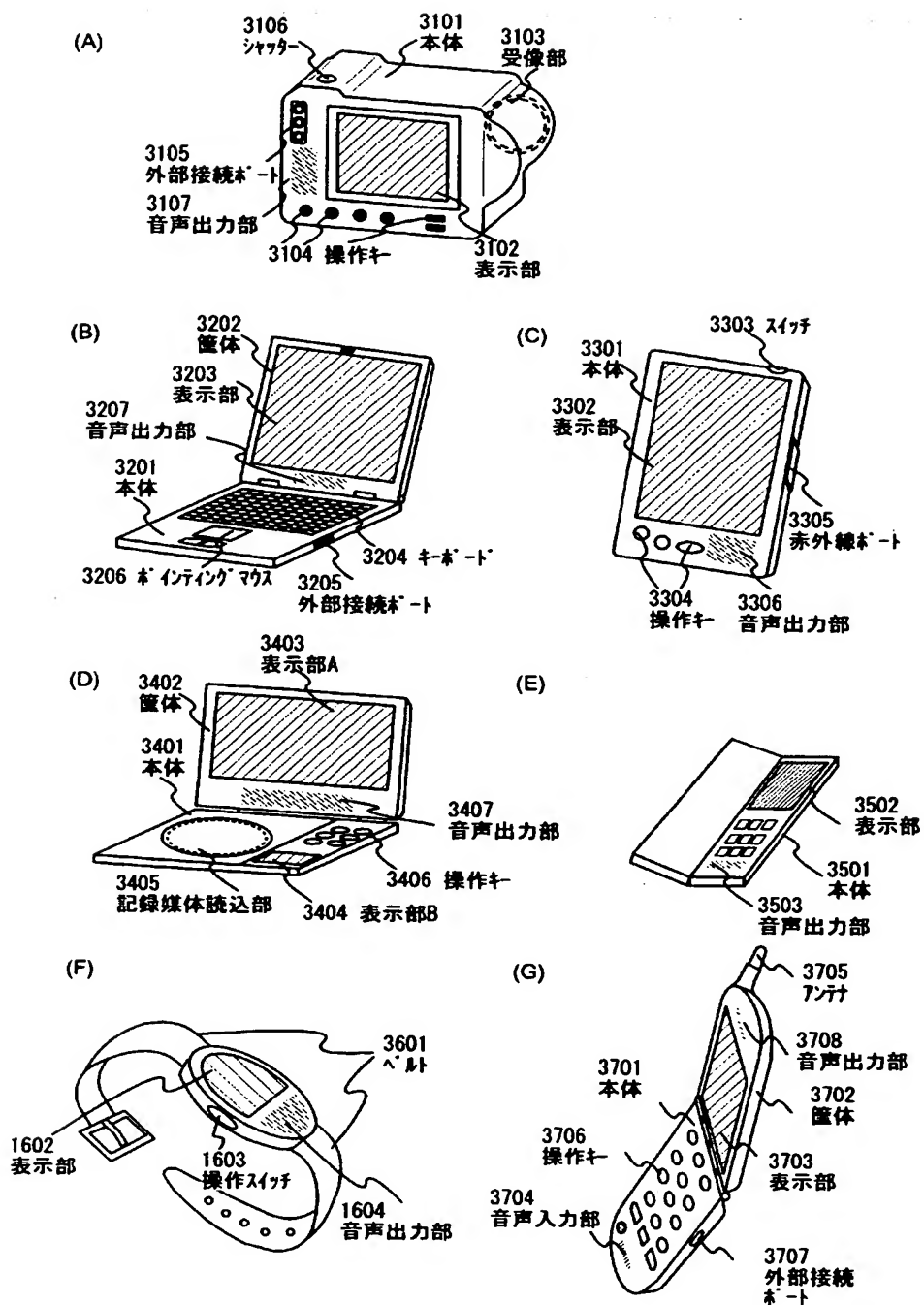
【図16】



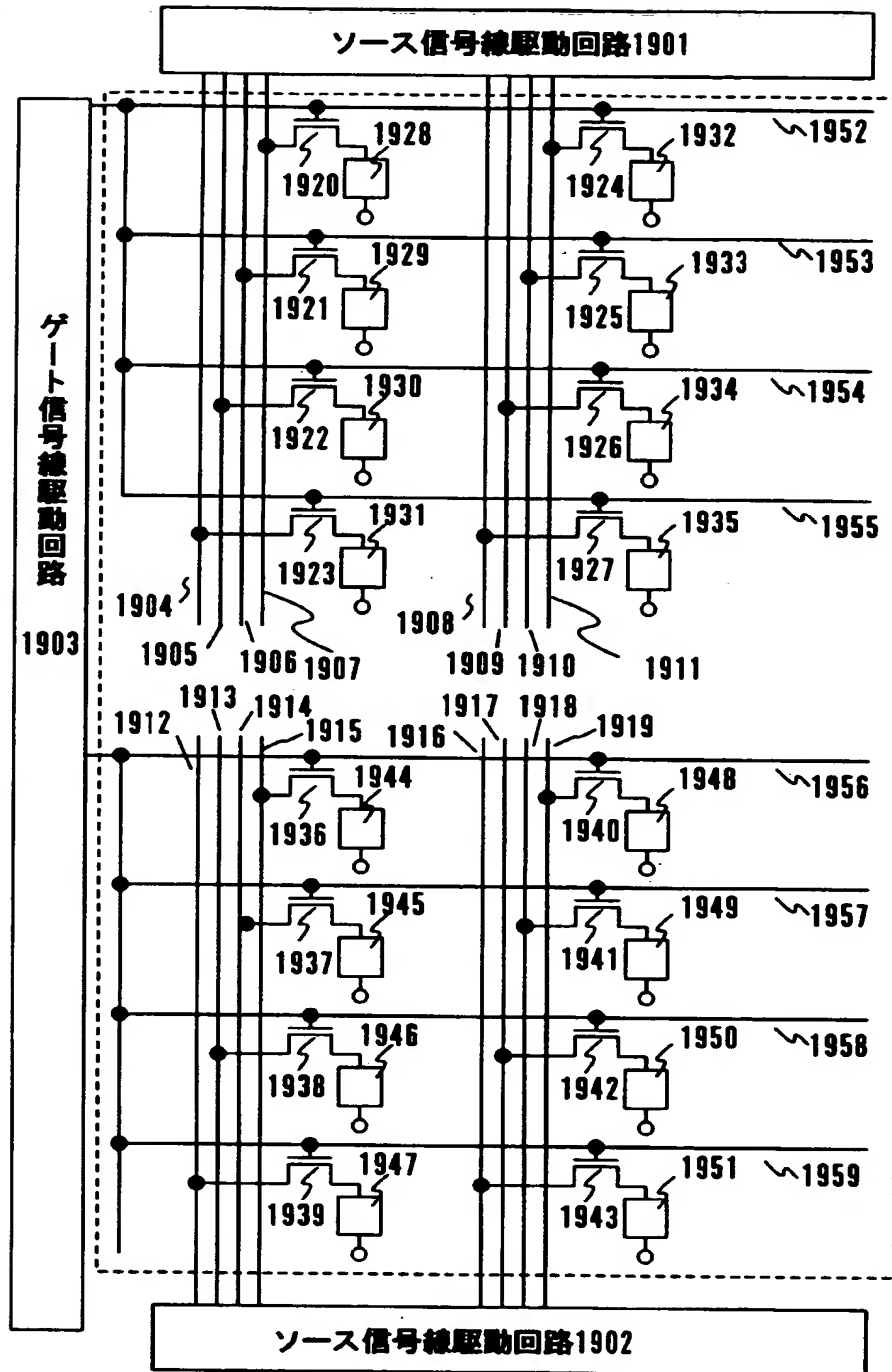
【図 17】



【図 18】



【図 19】



【書類名】 要約書

【要約】

【課題】 EL材料を用いた発光装置において、表示ムラが少なく、寿命の長い発光装置を提供する。

【解決方法】 本発明は、画素をスイッチング素子と、発光素子で構成し、1列の画素に対して複数のソース信号線を設け、スイッチング素子の入力端子を複数のソース信号線のいずれかに接続し、スイッチング素子の出力端子を発光素子に接続することによって、スイッチング素子がオンしたときに発光が可能とする。同時に複数行の画素を発光させることによって、発光期間を長くすることができる、それによって素子の寿命を長くし、消費電力を下げることができる。

【選択図】 図1

()
特願 2 0 0 2 - 3 6 6 5 2 2

出 願 人 履 歴 情 報

識別番号

[0 0 0 1 5 3 8 7 8]

1. 変更年月日

1 9 9 0 年 8 月 1 7 日

[変更理由]

新規登録

住 所

神奈川県厚木市長谷 3 9 8 番地

氏 名

株式会社半導体エネルギー研究所